

# 第 1 章 光通信简介

通信网数据业务的快速增长重新点燃了人们对高速光电子器件和系统的兴趣。随着因特网规模的增大和微处理器、存储器速度的提高，数据传输依然是通信系统的瓶颈，这一切激励了人们开展对更快速的通信信道的研究。

用光作为信号载波的想法已出现一个多世纪的时间，然而直到 20 世纪 50 年代中期，研究人员才证实光纤可以作为光传输的介质<sup>[1]</sup>。虽然早期的光纤损耗高，但是，光沿着介质传输具有非常宽的调制带宽的美好前景激励了人们对光通信领域的深入研究，从而导致了光网络在 20 世纪 70 年代进入了实用阶段。

本章对光通信做简要概述，帮助读者理解后面章节所引入的一些概念，这些概念将出现在本章的框图中。首先，介绍光通信简史，通过研究一个一般的光纤通信系统，描述它的主要功能。其次，列出设计现代光纤通信收发机设计所面临的挑战。最后，对光收发机设计的当前技术水平和趋势进行简要介绍。

## 1.1 历史简述

企图“导引”光传输的历史可以追溯到 19 世纪 40 年代，当时一个名为 Jacque Babinet 的法国物理学家证实光可以沿着一股喷出的水柱而发生弯曲。直到 19 世纪后期，研究者发现光可以在一根弯曲的石英玻璃棒内传输。这样，光纤可以看作是起源于一根柔软的、透明玻璃棒或者塑料棒。

1945 年，荷兰德尔夫特技术大学的 Abraham van Heel 和英国帝国理工学院的 Harold Hopkins 与 Narinder Kapany 独立地发表了用一捆光纤传输图像的思想。几乎同时，美国光纤公司的 Brian O'Brien 认识到“裸的”光纤将能量损失到附近空气中，这启发了 van Heel 用一个涂敷层包围光线芯，从而降低了损耗。光纤损耗仍然很高，约为 1000dB/km，这限制了到内窥镜的应用。

20 世纪 50 年代和 60 年代，激光器作为强光源的引入在光纤技术中起了关键作用。激光器的宽带调制能力为传输信息提供了极大的潜力，尽管似乎没有合适的介质可以利用。在 1966 年，英国标准电信实验室的 Charles Ko 和 Charles Hockem 提出，如果损耗低于 20dB/km，则光纤可以用作信号传输介质。他们同时推测，如果极大地减少光纤中的杂质，则可以获得这样的低损耗。

四年后，Robert Mauer 和他的两个同事在康宁玻璃工厂（Corning Glass Works）演示了损耗低于 20dB/m 的石英光纤。随着半导体工业的发展，降低光纤材料杂质和改善光纤结构均匀性的技术水平也得到了提高，在 1975 年和 1979 年光纤的损耗分别降低到 4dB/km 和 0.2dB/km。因而，长距离传输大容量信息的梦想得以实现：1977 年 AT&T 和 GTE 部署了第一个光纤技术电话系统。

光纤通信快速应用于高速数据传输，源于 (1) 光纤带宽大 (25 ~ 50GHz)，(2) 光纤的损耗低 (0.15 ~ 0.2dB/km)。作为对照，对于双绞线电缆，在 100MHz 损耗达 200dB/m；对于低损耗同轴电缆，在 1GHz 损耗达 500dB/km。同时，用几吉赫兹的载波无线传输几米衰减达数十分贝，其能够支撑的数据速率小于 100Mb/s。

光纤提供的巨大带宽 (且免费的) 已经带来了另一个重要发展：在单个光纤上利用多个光波长 (频率) 传输几个信道。例如，已经演示了 100 个波长，每个传输数据速率为 10Gb/s，其通信总速率达 1Tb/s，距离超过 400km。

## 1.2 一般的光纤系统

光纤通信 (OC) 的目标是长距离传输大容量数据。例如，欧洲电话业务通过装在横跨大西洋的光纤系统连到美国电话业务。

如图 1.1(a) 所示，一个简单的光纤通信系统由三部分构成：(1) 一个电光转换器 (例如，激光器)，它把电数据转换成光的形式 (也就是说，对于逻辑 1，它产生光，对于逻辑 0，它保持截止)；(2) 光纤，用于传输激光器产生的光信号；(3) 一个光检测器 (例如，光电二极管)，它在光纤的末端检测光，然后将其转换成电信号。将发射端和接收端分别称为“近端”和“远端”。正如第 3 章将要解释的，电流驱动激光器，光电二极管产生输出电流。

对于长光纤或者低成本光纤，当光从近端传输到远端时，会产生很大的衰减。因此，(1) 激光器必须产生高强度的光，即几十毫瓦；(2) 光电二极管对光必须具有高灵敏度；(3) 光电二极管产生的电信号必须用低噪声放大器放大。这些观察导致了更完善的系统，如图 1.1(b) 所示，其中“激光驱动器”将大电流传输给激光器，且具有低噪声和充足带宽的跨阻放大器 (TIA) 对光电二极管的输出进行放大，把它变成电压信号。例如，可以在激光驱动器上加载速率为 10Gb/s 的数据，调制波长为 1.55 $\mu\text{m}$  的激光器，跨阻放大器的输出幅度为 10mV。

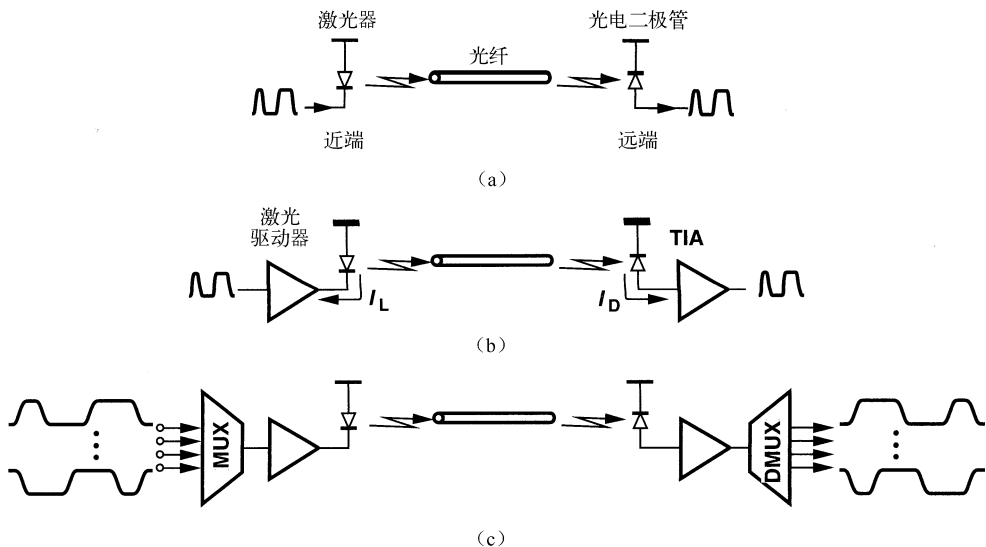


图 1.1 光纤系统。(a)简单的光纤系统；(b)加入驱动器和放大器；(c)加入复接器和分接器

图 1.1(b)所示的发射和接收操作处理高速“串行”数据，即速率为 10Gb/s 的单个数据流。然而，因为由多个终端产生，实际提供给发射机 (TX) 的数据是由很多低速信道 (“并行”数据) 构成的。并/串转换的任务由复接器 (MUX) 完成。同样地，接收机 (RX) 必须包含分接器 (DMUX) 以重新产生最初的并行信道。这样的系统如图 1.1(c)所示。

图 1.1(c)所示的拓扑仍然不完全，首先考虑发射端，复接器需要一些精确对准的时钟，这些时钟由锁相环 (PLL) 产生。而且，实际上，复接器的输出具有“抖动”和“符号间干扰” (ISI) 等非理想性，在激光驱动器的前面必须使用“净化”的触发器。这些修改引出了图 1.2(a)所示的发射机。

接收端也需要附加的功能。由于跨阻放大器的输出摆幅可能没有大到提供逻辑电平，因此，必须在跨阻放大器后接一个高增益放大器 (称为限幅放大器)。而且，由于接收数据可能具有极大的噪声，需要将一个净化触发器 (称为判决电路) 插在限幅放大器和分接器之间。因而，接收机如图 1.2(b)所示。

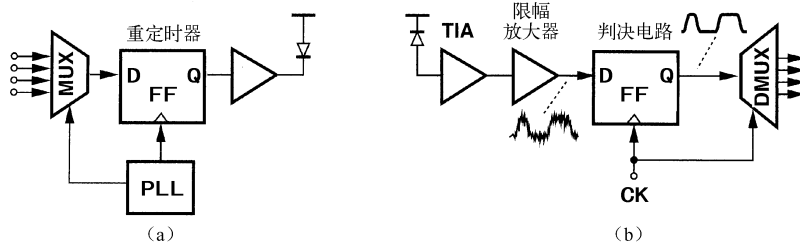


图 1.2 修改后的发射机和接收机。(a)修改后的发射机；(b)修改后的接收机

图 1.2(b)所示的接收机缺乏产生判决电路和分接器所必需的时钟的方法。该时钟与接收数据必须具有定义好的相位关系，以便触发器“最优地” (即在每比特的中点) 采样高低电平。从输入数据中产生这样的时钟的任务称为“时钟恢复”。整个时钟恢复和数据净化的操作称为“时钟和数据恢复” (CDR)。图 1.3 示出了一个完整的系统。注意，激光驱动器包括功率控制器 (见第 10 章) 和具有自动增益控制 (AGC, 见第 4 章) 的 TIA。

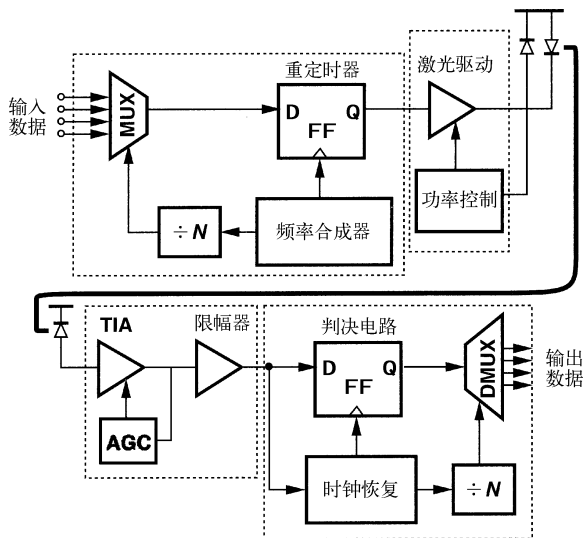


图 1.3 完整的系统

### 1.3 设计挑战

尽管图 1.3 所示电路的拓扑几十年来没有多少改变，但是构件的设计和集成度已经发生了很大的改变。集成电路（IC）技术的进步和成本的降低，以及对高性能的需求，这些改变已经带来了新的挑战，必须使用新的电路及新的结构技术。本节概述一些挑战。

图 1.3 所示的发射机在高速和/或大规模集成电路技术中会引起几个问题。由于发射数据的抖动主要由锁相环决定，因此，一个具有高的电源和基片抑制比的强健的低噪声设计是必需的。而且，在高速时，设计没有偏差的复接器是很困难的。

另一个关键挑战来自于激光驱动器，该电路必须传输具有非常短的上升和下降时间的几十毫安的电流。激光器在导通和截止状态可能经历大的电压摆幅，由于大规模集成技术需要低的电压，所以驱动设计变得更加困难。封装的寄生参数也严格地限制了速度，利用该速度，这样高的电流能够开关激光器<sup>[2]</sup>。

图 1.3 中的光器件，即激光器、光纤、光电二极管，引入了它们自身的非线性，需要电和光设计紧密配合。啁啾、色散、衰减和效率影响在总的链路预算中起主要作用。

图 1.3 所示的接收机也提出了很多问题。跨阻放大器的噪声、增益和带宽，以及限幅器直接影响整个系统的灵敏度和速度，随着电源电压的减小带来了其他问题。而且，时钟和数据恢复功能必须提供高速，容忍长连（序列中相同的比特），并且满足严格的抖动与带宽要求。

图 1.3 所示的收发机全部集成在单个芯片上，这同样引起了一些关注。复接器和分接器中的高速数字信号可能污损接收机输入或者锁相环及时钟和数据恢复电路中的振荡器。激光驱动器的高摆动速率可能导致相同的污损且降低跨阻放大器的灵敏度。最后，由于发射方的锁相环、接收方的时钟和数据恢复电路的振荡器工作频率略有不同（由于两石英晶体频率在通信收发机之间不匹配），它们可能互相“牵引”，产生极大的抖动。

上面的问题导致了多芯片方案，有噪的和灵敏的功能集成在不同的基片上。图 1.3 中的虚线框表明了典型的划分方法，建议采用如下的单芯片组：锁相环/复接器电路（也称为“串行器”），激光驱动器及其功率控制电路，跨阻放大器/限幅器的组合，时钟和数据恢复/分接器电路（也称为“串/并转换器”）。最近的工作已经集成了串行器和串/并转换器 [称为“SERDES”（并串/串并）]，但是，接收和发射放大器仍然是单独的。

### 1.4 当前的技术水平

新的光纤革命令人想起了 20 世纪 90 年代早期的射频（RF）设计的不朽变化。这种复苏带来了三种重要的趋势：（1）模块化，通用目的的构件渐渐被端到端的解决方案取代，该方案从器件/电路/结构的联合设计中获益。（2）单芯片上的更高集成度提供了更好的性能和更低的成本。（3）主流的 VLSI 技术，像 CMOS 和 BiCMOS 继续接管如今 GaAs 和 InP 的领域。现代光纤通信收发机的应用在很多尺寸上继续挑战设计者。

**用 CMOS 技术实现** CMOS 技术的成本和集成优势激发人们对高速 CMOS 设计的深入研究。在 CMOS 收发机的设计中，像噪声、速度、电压幅度和基片耦合等因素带来了很多困

难。对 10Gb/s 的 CMOS CDR 电路的研究在 2000 年有了结果<sup>[3]</sup>。工作于该速率的 CMOS 串行器和串/并转换器在 2002 年被报道<sup>[4,5]</sup>。

**速度** 随着因特网基架数据传输容量的增加, 40Gb/s 的光纤通信变得很有吸引力。这样的高速带来了 IC 设计的新领域, 因为以前这些频率(“毫米波频率”)一直限于窄带、低复杂性电路的无线应用。将双极型, 尤其是 CMOS 技术推动到这种速度, 设计者必须处理有源和无源器件的宽带特性、芯片上互连的传输线的行为, 以及高速封装问题。40Gb/s 的 SiGe CDR 电路已经报道<sup>[6]</sup>。

**集成度** 在 OC 收发机设计中, 将一个完整的 SERDES 集成在单个 CMOS 芯片上是向大得多的复杂体迈出的第一步。两个重要的趋势特别适合 CMOS 技术: (1) SERDES 与连接网络的大的数字处理器集成在一起(称为帧器); 这种集成消除了它们之间大量的高速 PCB 线, 简化了封装设计并且节约了极大的功率。(2) 在一个芯片上集成多个 SERDES; 由于可以用多个光波长在单个光纤上增加总速率, 一个重要的推动是在相同芯片上集成几个 SERDES, 因而增加了“端口密度”。

**功率耗散** 在高速和/或高密度环境下, 光收发机的功率耗散变得很关键, 因为它决定整个模块安放的封装类型和尺寸。现有的 10Gb/s 的 SERDES 消耗大约 1W 的功率, 如果 4 个 SERDES 必须集成在一个芯片上, 将导致严重的封装问题。有趣的是, 需要低电源电压的深亚微米 CMOS 技术确实减小了整个耗散功率(例如, 输出缓冲器), 然而这样却使电路设计更加困难。

## 参考文献

1. D. G. Goff, *Fiber Optic Reference Guide*, Boston: Focal Press, 1999.
2. H. -M. Rein and M. Moller, “Design Considerations for Very High Speed Si Bipolar ICs Operating up to 50Gb/s,” *IEEE Journal of Solid-State Circuits*, vol. 31, pp. 1076–1090, August 1996.
3. J. Savoj and B. Razavi, “A 10-Gb/s CMOS Clock and Data Recovery Circuit,” *Symp. on VLSI Circuits Dig. of Tech. Papers*, pp. 136–139, June 2000.
4. M. M. Green et al., “OC-192 Transmitter in Standard 0.18- $\mu\text{m}$  CMOS,” *ISSCC Dig. of Tech. Papers*, pp. 186–187, Feb. 2002.
5. J. Cao et al., “OC-192 Receiver in Standard 0.18- $\mu\text{m}$  CMOS,” *ISSCC Dig. of Tech. Papers*, pp. 187–188, Feb. 2002.
6. M. Reinhold et al., “A Fully Integrated 40-Gb/s Clock and Data Recovery IC with 1:4 DMUX in SiGe Technology,” *IEEE Journal of Solid-State Circuits*, vol. 36, pp. 1937–1945, Dec. 2001.