

第 1 章 概 论

1.1 DSP（数字信号处理器）

DSP 的含义主要有两种，第一，作为数字信号处理（Digital Signal Processing）学科，其是面向电子信息学生开放的，以数字运算方法实现信号变换、滤波、检测、估值、调制解调以及快速算法等处理的专业基础课；第二，作为数字信号处理器（Digital Signal Processor），其是针对数字信号或数字系统，由大规模或超大规模集成电路芯片组成的用来完成数字信号处理任务（检测、滤波、参数估计等）的处理器。

DSP（数字信号处理器）是专门为了数字信号处理应用而设计的高速芯片，解决了原来处理器结构复杂、单片微机速度达不到实时系统要求的问题。DSP 不同于早期微处理器的冯·诺依曼结构，其内部采用了程序存储器和数据存储器分开的哈佛（Harvard）结构，如图 1.1 所示。这种结构允许 DSP 同时取指令（来自程序存储器）和取操作数（来自数据存储器），而且还允许在程序存储器和数据存储器之间传送数据。DSP 芯片工作于流水线模式，而且程序执行中的各种阶段是重叠执行的，即在执行本条指令的同时，还依次完成了后面三条指令的取操作数、译码和取指令的任务，将指令周期降到最小值。从某种意义上讲，DSP 芯片通过使用更多的资源换取了高速数据处理的实时性要求。

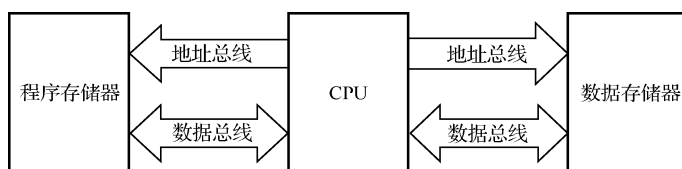


图 1.1 DSP 的哈佛结构

基于 DSP 的信号处理系统，由于 DSP 芯片具有可编程性，而且编程主要为 C 语言环境，开发相对容易。这种系统的信号处理速度快、处理能力强、具有很好的实时性能。随着 DSP 信号处理能力的不断提高，DSP 已成为数字信号处理系统中最为重要的信号处理器件之一。

1.2 DSP 芯片发展

世界上第一个 DSP 芯片是 1978 年 AMI 公司发布的 S2811。1979 年美国 Intel 公司发布的商用可编程器件 2920 是 DSP 芯片的一个重要里程碑。这两种芯片内部都没有现代 DSP 芯片必须有的单周期乘法器。1980 年日本 NEC 公司的 $\mu D7720$ 是第一个具有乘法器的商用 DSP 芯片。1982 年日本 Hitachi 公司推出了第一款浮点 DSP 芯片。

在 DSP 设计上最为成功的 DSP 芯片制造商——美国德州仪器（TI）公司，1982 年推出



了第一款数字信号处理器 TMS32010, 加上后续推出的 TMS32011 以及 TMS320C10 等处理器, 形成了 DSP 第一代系列产品; 此后, TI 公司又陆续推出了第二代、第三代等 DSP 系列产品, 并形成了 TMS320 系列 DSP。由于 TMS320 系列 DSP 芯片具有价格低廉、简单易用、功能强大等特点, 所以逐渐成为目前最有影响、最为成功的 DSP 系列处理器。自 DSP 芯片出现开始, 它的发展大致经历了 5 个阶段, 形成了目前 DSP 系列的五代产品。

1. 第一代 DSP

1982 年, TI 公司推出的 TMS320C10 是第一代 DSP 代表, 它是 16 位定点 DSP, 首次采用哈佛结构, 它完成乘累加运算的时间为 390ns, 处理速度较慢。

2. 第二代 DSP

1985 年, TI 公司推出的 TMS320C20 芯片是早期的第二代 DSP, 它具备单指令循环的硬件支持, 一次乘法运算时间为 200ns。随后 TI 公司又推出了 TMS320C25/C26/C28, 并在 TMS320C25 的基础上开发了 TMS320C50 芯片, 它采用了高级哈佛结构, 增加了外围电路及更多的片上存储器, 运算速度达到 35ns, 是较高性能的第二代处理器。

3. 第三代 DSP

1995 年, 出现了第三代定点 DSP 产品, 如 TI 公司的 TMS320C5402, TMS320C5416, TMS320C5420 等。这些产品改进了内部结构, 增加了并行处理单元, 扩展了内部存储器容量, 提高了处理速度, 指令周期大约为 20ns。同期出现了功能更强的浮点 DSP, 如 TI 公司的 TMS320C3x 系列 DSP, 增加了 32 位浮点处理器。

4. 第四代 DSP

1997 年初, TI 公司推出的并行处理 TMS320C6000 系列处理器是性能更高的第四代处理器, 其包含 16 位定点系列 TMS320C62xx 处理器、32 位定点系列 TMS320C64xx 处理器以及浮点系列 TMS320C67xx 处理器, 其中定点 C64xx 系列处理器的处理速度可以达到 9600MIPS (Million Instructions Per Second, 每秒钟执行的百万指令数), 浮点 C67xx 系列可达 1GFLOPS (Giga Floating-point Operations Per Second, 每秒钟执行的 10 亿次的浮点运算数)。

采用并行多处理芯片组成 DSP 阵列, 可获得更高的处理性能。但需要 DSP 提供足够高速方便的互联接口。TI 公司将 RapidIO 技术引入 TMS320C6000 系列处理器, 期望在并行多片 DSP 市场上争取更高的市场份额。

5. 第五代 DSP

真正意义上 DSP 性能的飞跃是多核高性能 DSP 芯片的出现, 即 2008 年 TI 的 TMS320C6474 多核处理器面世, 随后 TI 还推出了性能更高的 TMS320C66xx 系列多核处理器。多核 DSP 的出现解决了并行多 DSP 阵列芯片之间数据交换、系统功耗等问题, 是未来高性能 DSP 的发展方向。

图 1.2 以 TI 公司为例概述了 DSP 的发展和演变过程。

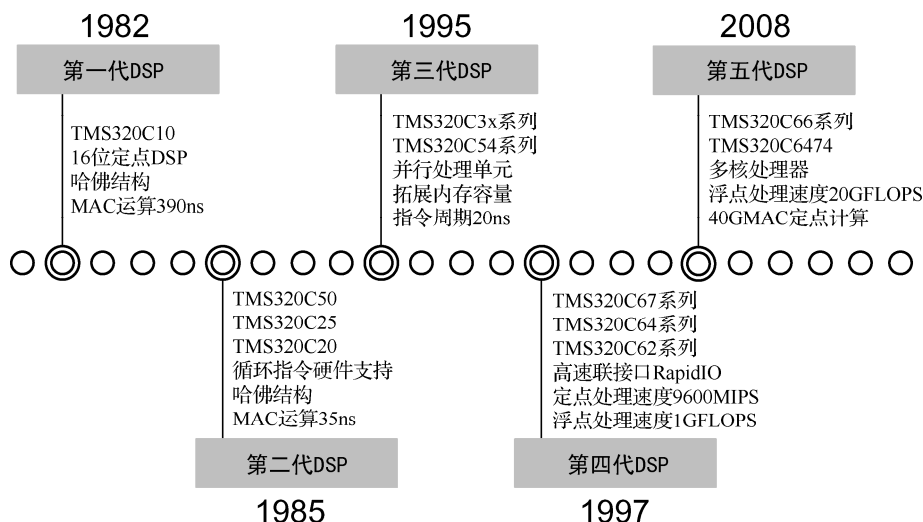


图 1.2 DSP 的发展和演变过程

1.3 DSP 分类与应用

不同应用场合对 DSP 的要求不尽相同, 因此出现了 DSP 发展的多样化。依据处理数据类型, DSP 可分为定点处理器和浮点处理器; 依据处理性能要求不同, DSP 可分为低端处理器和高端处理器; 依据应用场合不同, DSP 可分为控制类处理器、计算类处理器、多功能协同类处理器, 等等。

各大 DSP 生产厂商的系列产品占据 DSP 应用的各个方面。以 TI 公司为例, 自 1982 年以来为了适应不同领域的应用已经形成了 TMS320C2000 系列、TMS320C3000 系列、TMS320C5000 系列以及 TMS320C6000 系列产品。

TMS320C2000 系列是面向电机控制、存储等数控系统的定点 DSP 芯片, 其具体包含 C20x, C24x 以及 C28x 三个系列。其中 C20x 与 C24x 为 16 位定点 DSP, 运算速度为 20MIPS。C20x 主要用在电话、数字相机和售货机当中, C24x 主要用在数字电机控制、空调、电力控制系统当中。C28x 作为第一颗针对控制进行优化的 DSP, 主要应用在工业设计方面。除了定点 DSP, 该系列还包括拥有 32 位浮点处理器的浮点 DSP, 其中应用最为广泛的是 TMS320F2407 及其后续产品 TMS320F2812。

TMS320C3000 系列是面向计算的浮点处理 DSP 芯片, 配套有 32 位浮点处理器, 包含 C30x、C31x、C32x 以及 C33x 四个系列。浮点处理速度可达 50MFLOPS, 定点处理速度可达 25MIPS。其中 TMS320VC33 型号在通信、手机、MODEM 以及 DVD 等方面得到了广泛应用。

TMS320C5000 系列是面向网络应用的低功耗定点 DSP 芯片, 主要包含 C54x 以及 C55x 两个系列。其处理速度从 80MIPS 到 400MIPS 不等, 在芯片内部增加了并行处理单元以及专门的功耗控制单元。C54x 系列为 16 位定点 DSP, 处理速度从 80MIPS 到 200MIPS, 其中的 TMS320C5402 等应用广泛。C55x 系列与 C54x 系列相比处理速度更快, 功耗更低, 每个 MIPS 只需消耗 0.05mW, 并且提供了 C54x 系列没有的 EMIF 外部存储器接口, 主要应用在语音编



解码、调制解调、图像处理和语音合成等方面。

TMS320C6000 系列是面向计算的 VLIM 结构的高性能 DSP 芯片,其中的 TMS320C6201、TMS320C6701、TMS320C64xx 等应用广泛。C6000 系列 DSP 分为浮点和定点两类,C62xx 系列为 32 位定点 DSP,处理速度为 1200MIPS 到 2000MIPS,主要应用在无线基站、ADSL、网络系统与交换机等方面。C64xx 系列与 C62xx 系列相比处理性能更高,可以达到 9600MIPS,主要应用于 XDSL、成像处理以及高性能数据处理等方面。C67xx 系列为 32 位浮点 DSP,处理速度为 1GFLOPS,主要用于基站数字波束形成、医学图像处理以及语音识别等方面。

值得一提的是,在 TMS320C6000 系列中还包含了当今处理性能最高的多核处理器 C66xx 系列,代表了 DSP 性能的飞跃。其中以 TMS320C6678 为代表,该处理器包含 8 个核,8 核最高处理速度可达 160GFLOPS 或者 320GMACS,并同时集成有 RapidIO、PCIe、HyperLink 以及 SGMII 等接口。由于其拥有极高的运算,所以在视频图像处理以及雷达数据处理等数据量大、实时性强的方面有着广泛的应用前景。

此外,TI 公司为了进入 3G 以及 4G 市场还专门开发了融合 DSP 和 ARM 架构的 OMAP 系列,以适应无线终端多媒体处理的要求。OMAP 系列的发展已经从 OMAP1 发展到 OMAP5,各代产品在智能手机、多媒体平台以及其他移动终端产品上得到了广泛的应用。

除了上述系列的 DSP 处理器外,TI 公司还推出过 TMS320C4000 系列及 TMS320C8000 系列处理器,但是由于市场原因并没有得到广泛的应用,所以上述两个系列的处理器也逐渐淡出市场。

在 TI 公司众多系列中,TMS320C5000 系列是目前中端市场上最通用、最流行的 DSP 处理器。相比于 C2000 系列及 C3000 系列,C5000 系列的处理速度有了显著提高,并且接口丰富便于扩展;相比于 C6000 系列及多核处理器,C5000 系列价格便宜且有着 C6000 系列难以比拟的低功耗优势。C5000 系列以其高性价比、实用节能的特点依然活跃在当今的 DSP 市场之中。

1.4 TMS320C5000 系列 DSP 概述

TMS320C5000 系列芯片是 TI 公司推出的高性能、低功耗、低成本的 16 位定点 DSP 处理器,广泛应用于无线通信系统设备和远程通信等实时嵌入系统,迄今为止已经发布了三代产品 TMS320C5x、TMS320C54x 和 TMS320C55x,其中目前主推 TMS320C54x 和 TMS320C55x 两类系列芯片。TMS320C55x 是在 TMS320C54x 的基础上发展而来的,其源代码也与 C54x 的兼容。300MHz 的 C55x 和 120MHz 的 C54x 相比,C55x 达到了 C54x 的 2 倍的周期效率,性能提升了 5 倍,并且功耗只有 C54x 的 1/6,将低功耗提到一个新水平。C55x 在结构上做了很大的拓展,在指令集上有很大的提高。C55x 的内核电压降到了 1.6V,而功耗降到了 0.05mW/MIPS,其独特的节能技术使 C55x 中未使用部分非工作期间内关闭,各部分的开和关可以自行处理以便不同应用的功耗优化。C55x 因其优异的性能和极低的功耗在许多便携式产品中广泛应用,成为通信和个人消费领域具有相当竞争力的主流 DSP 产品。



1.4.1 TMS320C54x 系列 DSP

TMS320C54x 是继早期 TMS320C5x 系列发展起来的低功耗、高性能的 16 位定点 DSP，高度的集成化使其能够适应实时嵌入式应用的需要。C54x 采用改进的哈佛结构（1 组程序存储器总线，3 组数据存储器总线，4 组地址总线），独立的程序和数据总线，提供了高度的并行操作，允许同时访问程序存储器和数据存储器使处理器的性能大大提高。C54x 总体结构是由具有专用硬件逻辑的 CPU，片内存储器，片内外设以及专用的指令集所构成。C54x 系列中成员型号众多，但是不同型号芯片的体系结构基本相同，具有相同的 CPU 内核，差别主要在于存储器和外围电路配置情况有所不同。图 1.3 给出了 C54x 内部结构框图。

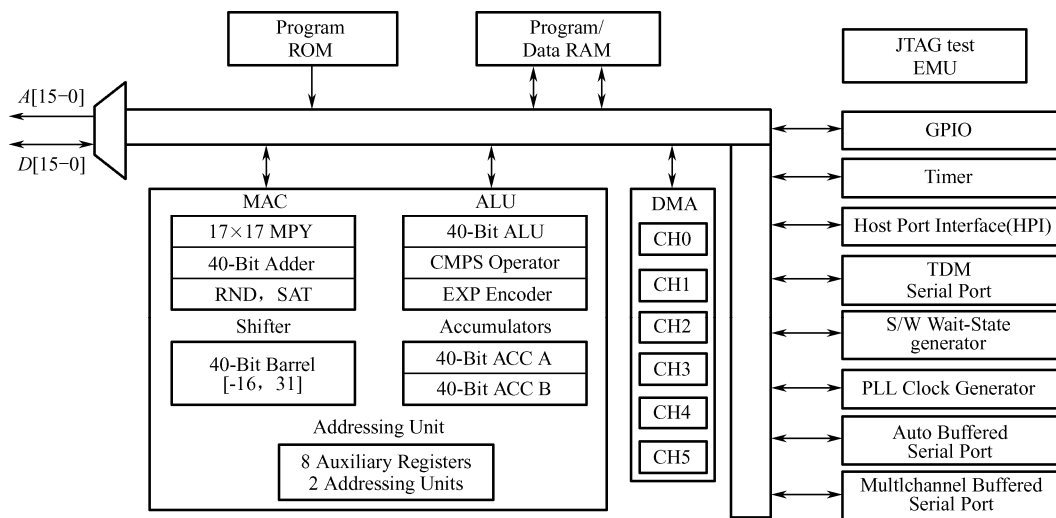


图 1.3 C54x 内部结构框图

按照 C54x 的功能架构和处理流程可以将其内部功能分为 4 大模块：

- (1) CPU，包括算术逻辑运算单元（ALU）、17×17 位的并行乘法器、累加器、移位寄存器、各种专门用途的寄存器、双地址生成器及多条内部总线。
- (2) 存储器系统，包括片内的程序/数据 ROM、片内单寻址 RAM 和双寻址 RAM、外接存储器接口。
- (3) 片内外设与专用硬件电路，包括片内的定时器、各种类型的串口、并行接口、片内的锁相环（PLL）时钟发生器及各种控制电路。
- (4) 指令系统，包括 32 位运算指令、多操作读取指令、并行存储和并行加载的算术指令、单周期重复和块指令重复。

1.4.2 TMS320C55x 系列 DSP

TMS320C55x 是 TMS320C5000 系列的新一代产品，C55x 处理速度明显提高，功耗明显降低。与 C54x 相比，C55x 在结构上复杂得多，C55x 具有 2 个 MAC 单元，4 个 40 位累加器，能够在单周期内作 2 个 17×17 位的乘法运算。C55x 具有 12 条独立总线，即：1 条程序读总线，1 条程序地址总线，3 条数据读总线，2 条数据写总线，5 条数据地址总线，其指令单元



每次可从存储器中读取 32 位程序代码 (C54x 只能读取 16 位)。C55x 含有指令高速缓冲器 (cache), 以减少对外部存储器的访问, 改善数据吞吐率和省电。C55x 采用 1~6 字节的可变字节宽度指令 (C54x 的指令长度为固定的 16 位), 以提高代码密度。

C55x 的指令集是 C54x 指令集的超集, 以便与扩展了的总线结构和新增加的硬件执行单元相适应。C55x 像 C54x 一样, 保持了代码密度高的优势, 以便降低系统成本。C55x 的指令长度从 8~48 位可变, 由此可控制代码的大小, 比 C54x 降低 40%。减小控制代码的大小, 也就意味着降低对存储器的要求, 从而降低系统的成本。C55x DSP 是一款嵌入式低功耗、高性能处理器, 它具有省电、实时性高的优点, 同时外部接口丰富, 能满足大多数嵌入式应用需要。C55x 的内部结构框图如图 1.4 所示。

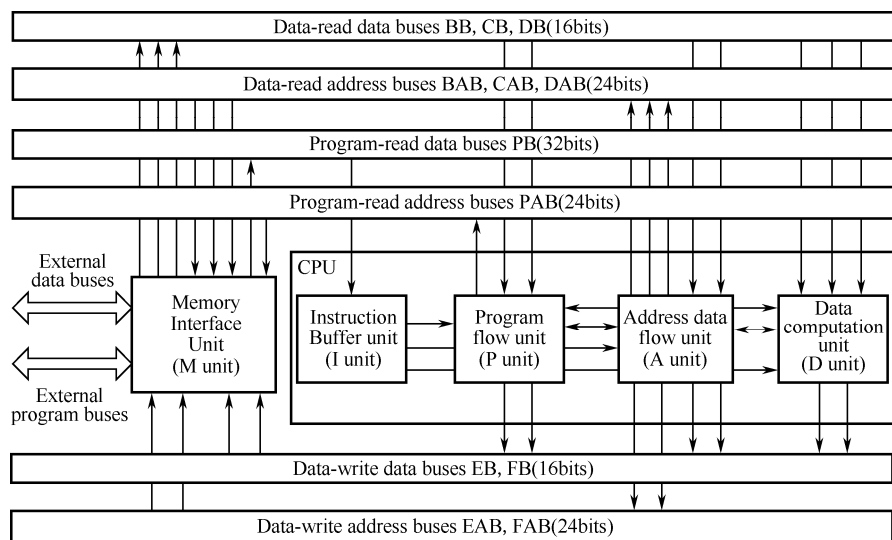


图 1.4 C55x 内部结构框图

按照 C55x 的内部结构框图可将其内部硬件单元划分为 3 个部分:

(1) CPU, C55x 的 CPU 内核由 4 个功能单元组成, 即指令缓冲单元 (I 单元)、程序流单元 (P 单元)、地址流程单元 (A 单元) 和数据运算单元 (D 单元)。

(2) 存储器接口单元, 存储器接口单元是一个内部数据流、指令流接口, 管理来自所有 CPU、数据空间或 I/O 空间的数据和指令, 负责 CPU 和数据空间以及 CPU 和 I/O 空间的数据传输。

(3) 内部总线结构, C55x 具有 12 条独立的总线, 1 条 32 位的程序数据总线 (PB)、5 条 16 位的数据总线 (BB、CB、DB、EB、FB), 以及 6 条 24 位的程序地址总线 and 数据地址总线分别与 CPU 相连。这些总线可以通过存储器接口单元与外部程序总线和外部数据总线相连, 实现 CPU 对外部存储器的访问。

1.4.3 C54x 与 C55x 的比较

C55x 是在 C54x 基础之上开发得到的, 两者之间有很多的关联性, 同时 C55x 在结构上做了一定程度的拓展。与 C54x 相比, C55x 增添了 MAC 单元、总线宽度、指令高速缓存器、可变指令长度等, 在性能上提升较大。C55x 与 C54x 的具体比较如表 1.1 所示。



表 1.1 C55x 与 C54x 的比较

内 容	C54x	C55x
乘法单元 (MAC)	1	2
累加器 (ACC)	2	4
数据读总线	2	3
数据写总线	1	2
程序读总线	1 (16 位)	1 (32 位)
地址总线	4	6
指令字长	16 位	8/16/24/32/40/48
数据字长	16 位	16 位
算术逻辑单元 (ALU)	1 个 (40 位)	1 个 (40 位)、1 个 (16 位)
辅助寄存器字长	2 字节 (16 位)	3 字节 (24 位)
辅助寄存器	8	8
存储空间	统一程序/数据存储空间	独立程序/数据存储空间
临时寄存器	0	4

1.4.4 TMS320C5000 系列 DSP 外设接口

C5000 系列 DSP 处理器提供了多种内部外设,对于所有的 C54x 和 C55x 系列的 DSP,尽管同一系列它们的 CPU 结构是相同的,但是连接 CPU 的片上外设一般并不相同。对于 C54x 系列的 DSP,其片上外设主要包括通用 I/O 引脚、主机接口 HPI、定时器、时钟发生器、软件可编程的等待状态发生器、直接存储器访问 (DMA) 控制器、标准同步串行口 (SP)、时分复用串行口 (TDM)、缓冲串行口 (BSP)、多通道缓冲串行口 (McBSP);对于 C55x 系列 DSP,还提供了外部存储器接口 (EMIF)、指令 cache、电源管理/idle 控制等接口。

1.5 TMS320C5000 系列芯片性能分析

1.5.1 主要性能分析

芯片的性能是选择 DSP 进行系统设计时需要重点考虑的一个环节,只有选定了 DSP 芯片,才能进一步设计其外围电路及系统的其他电路,DSP 芯片的选择应该根据实际应用系统的需要来确定。而 DSP 考虑的性能因素主要包括以下几个方面:

(1) DSP 芯片的运算速度,包括指令周期时间 (DSP 主频的倒数)、MAC 时间、MIPS (每秒执行百万条指令)、MFLOPS (每秒执行百万次浮点操作)、FFT 执行时间等。

(2) DSP 芯片的运算精度,定点 DSP 芯片的字长通常为 16 位,浮点芯片的字长一般为 32 位,累加器为 40 位。

(3) DSP 芯片的硬件资源,同系列 DSP 芯片 (如 C54x 系列),不同型号的芯片内部资源会有所不同,此外片内的 RAM、ROM 数量、总线接口、I/O 接口、外部可拓展的程序和数据空间等也会有所不同。



(4) DSP 芯片的功耗,在实际应用中,在不同的场合对于设备的功耗都有着特殊的要求,因此,功耗是一个需要特别注意的问题。

(5) 其他因素,选择 DSP 芯片还应考虑封装形式、价格、生命周期和质量标准、供货情况等。

1.5.2 C54x 系列芯片性能

表 1.2 提供了 C54x 系列 DSP 器件的性能比较。该表显示了每个芯片的片内 RAM 和 ROM、外围设备、指令周期、封装类型、引脚数等重要特性。

表 1.2 C54x 系列 DSP 器件的性能比较

器件 型号	DSP /MHz (Max)	ROM /KB	DARAM /KB	SARAM /KB	外 设							封装
					UART	SP	BSP	TDM	McBSP	TIMER	HPI	
C541	40	28	5	0	0	2	0	0	0	1	0	100 P TQFP
C542	40	2	10	0	0	0	1	1	0	1	1	144P TQFP
C545	40, 50	48	6	0	0	1	1	0	0	1	1	128P TQFP
C546	40, 50	48	6	0	0	1	1	0	0	1	0	100P TQFP
C548	50, 66, 80	2	16	16	0	0	2	1	0	1	1	144P TQFP /144P BGA
C549	66, 80	16	16	16	0	0	2	1	0	1	1	144P TQFP /144P BGA
C5401	50	8	16	0	0	0	0	0	2	2	1	144P BGA
C5402	80	8	32	0	0	0	0	0	2	2	1	144P LQFP /144P BGA
C5404	120	128	32	0	1	0	0	0	3	2	1	144P LQFP /144P BGA



续表

器件 型号	DSP /MHz (Max)	ROM /KB	DARAM /KB	SARAM /KB	外 设							封装
					UART	SP	BSP	TDM	McBSP	TIMER	HPI	
C5407	120	256	80	0	1	0	0	0	3	2	1	144P LQFP /144P BGA
C5409	120, 160	32	64	0	0	0	0	0	3	1	1	144P TQFP /144P BGA
C5410	120, 160	32	16	112	0	0	0	0	3	1	1	144P LQFP /176P BGA
C5416	120, 160	32	128	128	0	0	0	0	3	1	1	144P LQFP /144P BGA
C5420	100	0	64	336	0	0	0	0	6	2	1	144P LQFP /144P BGA
C5441	133	0	1280	0	0	0	0	0	12	4	1	176P LQFP /169P BGA

1.5.3 C55x 系列芯片性能

表 1.3 提供了 C55x 系列 DSP 器件的性能比较。该表显示了每个芯片的片内 RAM 和 ROM、外围设备、指令周期、封装类型、引脚数等重要特性。

表 1.3 C55x 系列 DSP 器件的性能比较

器件 型号	DSP /MHz (Max)	ROM /KB	DARAM /KB	SARAM /KB	外 设							封装
					USB	SPI	I ² C	UART	McBSP	TIMER	HPI	
C5501	300	32	32	16	0	0	1	1	2	4	1	201P BGA
C5502	200, 300	32	64	16	0	0	1	1	3	4	1	201P BGA



续表

器件 型号	DSP /MHz (Max)	ROM /KB	DARAM /KB	SARAM /KB	外 设							封装
					USB	SPI	I ² C	UART	McBSP	TIMER	HPI	
C5503	108, 144, 200	64	64	0	0	0	1	0	3	2	1	179P BGA
C5504	100, 120, 150	128	64	192	1	1	1	1	0	3	0	196P BGA
C5505	100, 120, 150	128	64	256	1	1	1	1	0	3	0	196P BGA
C5506	108	0	64	64	1	0	1	0	3	2	0	179P BGA
C5507	108, 144, 200	64	64	64	1	0	1	0	3	2	1	179P BGA
C5509	144	64	64	192	1	0	1	0	3	2	1	144P LQFP /179P BGA
C5510	160, 200	32	64	256	0	0	0	0	3	2	1	240P BGA
C5514	100, 120	128	64	192	1	1	1	1	0	3	0	196P BGA
C5515	100, 120	128	64	256	1	1	1	1	0	3	0	196P BGA
C5517	75, 200	128	64	256	1	1	1	1	1	3	1	196P BGA
C5532	50, 100	128	64	256	0	1	1	1	0	3	0	144P BGA
C5533	50, 100	128	64	256	1	1	1	1	0	3	0	144P BGA
C5534	50, 100	128	64	256	1	1	1	1	0	3	0	144P BGA
C5535	50, 100	128	64	256	1	1	1	1	0	3	0	144P BGA
C5545	60, 100	128	64	256	1	1	1	1	0	3	0	118P BGA



1.6 TMS320C5000 系列 DSP 应用

由于其杰出的性能和优良的性能价格比, TI 的 16 位定点 TMS320C5000 系列 DSP 得到了广泛的应用, 尤其是在通信领域。主要应用包括:

- IP 电话机和 IP 电话网关;
- 数字式助听器;
- 便携式声音/数据/视频产品;
- 调制解调器;
- 手机和移动电话基站, PDA, GPS;
- 传真/语音服务器;
- 数字无线电;
- SOHO (小型办公室和家庭办公室) 的语音和数据系统。

下面举例说明 C54x 和 C55x 在手机中的应用。

20 世纪 90 年代, 全世界的移动电话逐步完成了从模拟到数字式的过渡, 即人们所说的从第一代 (1G) 到第二代 (2G) 的过渡, 并在很短的时间内, 从 2G 向 2.5G 和 3G 发展。

几乎所有 2G 手机采用的基带体系结构, 都是以两个可编程处理器为基础的, 一个是 DSP 处理器, 另一个是 MCU 处理器。在时分多址 (TDMA) 模式中, DSP 芯片负责实现数据流的调制/解调、纠错编码、加密/解密、语音数据的压缩/解压缩; 在码分多址 (CDMA) 模式中, DSP 芯片负责实现符号级功能, 如前向纠错、加密、语音解压缩, 对扩频信号进行调制/解调及后续处理。MCU 负责支持手机的用户界面, 并处理通信协议栈中的上层协议, MCU 采用了 32 位 RISC 内核, ARM7TDM 就是此类 MCU 的典型代表, 早期的 2G 手机中, 这些功能由 C54x 实现, 工作频率约 40MHz; 在 2.5G 手机中, 这些功能由 C55x 实现, 工作频率在 100MHz 以上。3G 手机将实时通信功能与用户交互式应用分开, 实现多媒体通信。开放式多媒体应用平台 (OMAP) 包含多个 DSP 和 MCU 芯片, 应用环境是动态的, 可不断将新的应用软件下载到 DSP 和 MCU 内。

TMS320VC5509A 是 C55x 系列中的新型低功耗高性能定点型 DSP 芯片, 它包含 2 个 17×17 乘法器、4 个 40 位 MAC、12 条独立总线, 片上存储器为 $128\text{KB} \times 16$, 其中包含 64KB 的 DADAM 和 192KB 的 SARAM, 外设有 3 个 McBSP 接口和 6 个 DMA 通道, 处理速度可达 288MIPS。本书在后续章节主要以 TMS320C5000 系列的 TMS320VC5509A 为例, 介绍 DSP 音频信号处理的电路设计和应用开发。