

第1章 概述

本章教学要求：

- (1) 了解单片机与微型计算机的区别。
- (2) 熟悉单片机的结构组成。
- (3) 了解单片机的特点与指标。
- (4) 了解单片机的发展历史、常用产品及应用领域。
- (5) 了解单片机基本应用系统的组成。

1.1 单片机的结构组成、特点和指标

微型计算机由运算器、控制器、存储器、I/O（输入/输出）接口 4 个基本部分和 I/O 设备等组成。如果把运算器与控制器封装在一小块芯片上，则该芯片称为中央处理器（CPU）。如果将 CPU 与大规模集成电路制成的存储器和 I/O 接口电路在印制电路板上用总线连接起来，再配以适当的 I/O 设备（如磁盘存储器、键盘和显示器等），就构成了微型计算机。如果在一块芯片上，集成了一台微型计算机的 4 个基本组成部分，则这种芯片就称为单片微型计算机（Single-Chip Microcomputer），简称为单片机。以单片机为核心的硬件电路称为单片机系统。

1.1.1 微型计算机的基本结构

微型计算机的基本结构如图 1-1 所示。

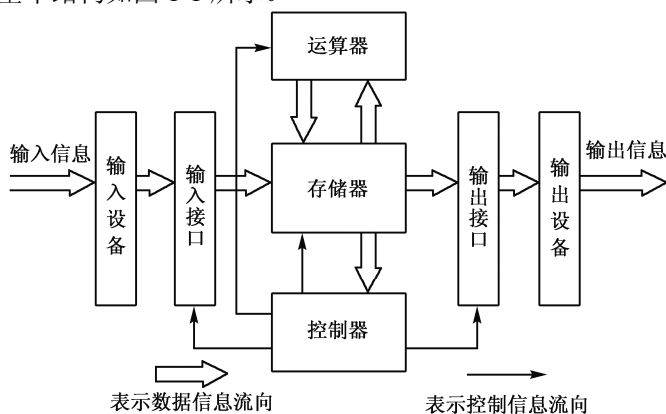


图 1-1 微型计算机的基本结构

1. 控制器

控制器（Controller）是计算机的控制核心，其功能是负责从内部存储器中取出指令，对指令进行分析、判断，并根据指令发出控制信号，使计算机有条不紊地协调工作。

2. 运算器

运算器的核心部件是算术/逻辑单元（ALU），主要完成算术运算和逻辑运算。

3. 存储器

存储器（Memory）是具有记忆功能的部件，用于存储程序和数据。存储器根据其位置不同可分为两类：内部存储器和外部存储器。内部存储器（简称内存）和 CPU 直接相连，存放当前要运行的程序和数据，故称主存储器（简称主存）。它的特点是存取速度快，基本上可与 CPU

处理速度相匹配，但价格较高，存储容量较小。外部存储器（简称外存），主要用于保存暂时不用但又需长时间保留的数据和程序。存放在外存中的程序必须调入内存才能运行。外存的存储容量大，价格较低，但存取速度较慢。

4. 输入/输出接口

输入/输出接口（Input/Output, I/O），又称 I/O 接口，是 CPU 与外设相连的逻辑电路，外设必须通过 I/O 接口才能和 CPU 相连。不同的外设所用 I/O 接口不同。每个 I/O 接口都有一个地址，CPU 按照地址通过对不同的 I/O 接口进行操作来完成对外设的操作。

5. 输入和输出设备

输入和输出设备（如键盘、鼠标、显示器、打印机等）用于和微型计算机进行信息交流的输入和输出操作。

6. 总线

总线（Bus）是控制器、运算器、存储器、I/O 接口之间相连的一组线。数据总线（Data Bus, DB）用于传送程序或数据；地址总线（Address Bus, AB）用于传送地址，以识别不同的存储单元或 I/O 接口；控制总线（Control Bus, CB）用于传输控制信号，这些控制信号控制微型计算机按一定的时序有规律地自动工作。

1.1.2 单片机的基本结构

单片机的基本结构可用图 1-2 所示的框图描述。图 1-2 与图 1-1 的对应关系是：中央处理器（CPU）包含控制器和运算器；存储器包括程序存储器（ROM）和数据存储器（RAM）；I/O 接口对应输入接口和输出接口。另外，在单片机内部还集成了定时/计数器（T/C）、中断控制和系统时钟电路等。单片机用总线实现 CPU、ROM、RAM、I/O 各模块之间的信息传递。其实，具体到某一种型号的单片机，其芯片内部集成的 ROM 和 RAM 的大小、I/O 接口的多少、定时/计数器的多少和位数都不尽相同，但 CPU 只有一个，各模块的功能大致相同。

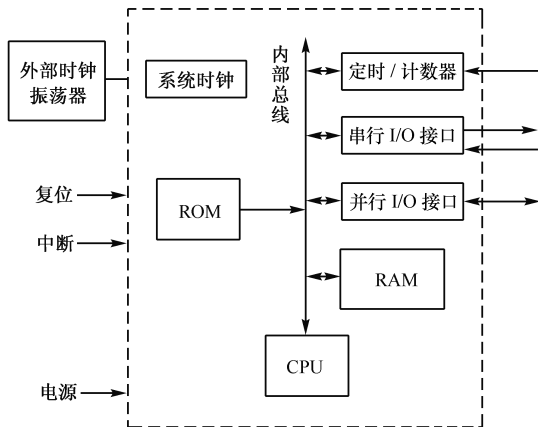


图 1-2 单片机的基本结构

1. 中央处理器

中央处理器（CPU）是单片机的核心单元，由算术/逻辑运算部件和控制部件构成。

2. 程序存储器

程序存储器（ROM）用来存放用户程序、常数等，可分为 EPROM，Mask ROM，OTP ROM 和 Flash ROM 等。

3. 数据存储器

数据存储器（RAM）用来存放程序运行中的临时数据和变量。

4. 并行 I/O 接口

并行 I/O 接口通常为独立的双向 I/O 接口，一般既可以用作输入，又可以用作输出，通过软件编程设定。I/O 接口是单片机的重要资源，也是衡量单片机功能的重要指标之一。

5. 串行 I/O 接口

串行 I/O 接口用于单片机和串行设备或其他单片机系统的通信。串行通信有同步和异步之分，可用硬件或通用串行收/发器件实现。

6. 定时/计数器

定时/计数器（T/C）用于单片机内部精确定时或对外部事件进行计数，有的单片机内部有多个定时/计数器。

7. 系统时钟

系统时钟通常需要外接石英晶体或其他振荡源提供时钟信号输入，也有的使用内部 RC 振荡器。系统时钟相当于微型计算机中的主频。

以上只是单片机的基本结构，目前的单片机又加入了许多新的功能部件，如模数转换器（ADC）、数模转换器（DAC）、温度传感器、液晶驱动电路、“看门狗”电路、低压检测电路等。

1.1.3 单片机的特点

单片机除具备体积小、价格低、性能强大、速度快、用途广、灵活性强、可靠性高等优点外，它与通用微型计算机相比，在硬件结构和指令功能方面还具有以下独特之处。

1. ROM 和 RAM 严格分工

ROM 只存放程序、常数和数据表格；而 RAM 存放临时数据和变量。这样的设计方案使单片机更适合用于实时控制（也称为现场控制或过程控制）系统。配置较大的程序存储空间，将已调试好的程序固化（即对 ROM 编程，也称为烧录或烧写），这样不仅掉电时程序不会丢失，还避免了程序被破坏，从而确保了程序的安全性。实时控制仅需容量较小的 RAM，用于存放少量随机数据，这样有利于提高单片机的操作速度。

2. 采用面向控制的指令系统

单片机的指令系统有很强的接口操作和位操作能力。在实时控制方面，尤其是在位操作方面，单片机有着不俗的表现。

3. I/O 接口引脚具有复用功能

I/O 接口引脚通常设计有多种功能，以充分利用数量有限的芯片引脚。在应用时，究竟使用多功能引脚的哪一种功能，可以由用户编程确定。

4. 品种规格的系列化

属于同一个产品系列、不同型号的单片机，通常具有相同的内核、相同或兼容的指令系统。其主要的差别仅在于内部配置了一些不同种类或不同数量的功能部件和容量大小不同的 ROM 或 RAM，以适用于不同的被控对象。

5. 硬件功能具有广泛的通用性

单片机的硬件功能具有广泛的通用性。同一种单片机可以用在不同的控制系统中，只是其中所配置的软件不同而已。换言之，给单片机固化上不同的软件，便可形成用途不同的专用智能芯片。

1.1.4 单片机的重要指标

1. 位数

位数是指单片机能够一次处理的数据的宽度,有1位机(如PD7502)、4位机(如MSM64155A)、8位机(如MCS-51)、16位机(如MCS-96)、32位机(如IMST414)等。

2. 存储器

存储器包括程序存储器(ROM)和数据存储器(RAM)。ROM空间较大,字节数一般从几KB到几十KB($1\text{KB}=2^{10}\text{B}=1024\text{B}$),另外还有不同的类型,如EPROM,EEPROM,Flash ROM和OTPROM等。RAM的字节数则通常为几十字节到几百字节之间。ROM的编程方式也是用户选择的一个重要因素,有的是串行编程,有的是并行编程,新一代单片机有的还具有在系统编程(In-System-Programmable, ISP)或在应用编程(In-Application re-Programmable, IAP)功能,有的还有专用的ISP编程接口JTAG。

3. I/O 接口

I/O接口即输入/输出接口,一般有几个到几十个,用户可以根据自己的需要进行选择。

4. 速度

速度是指CPU的处理速度,以每秒执行多少条指令衡量,常用单位是MIPS(百万条指令每秒),目前有的单片机可达100MIPS。单片机的速度通常是和系统时钟相联系的,但并不是频率高的处理速度就一定快,对于同一种型号的单片机,采用频率高的时钟一般比频率低的速度要快。

5. 工作电压

单片机的工作电压通常是5V,范围是 $5\text{V}\pm 5\%$ 或 $5\text{V}\pm 10\%$,也有3V/3.3V电压的产品,更低的可在1.5V工作。目前单片机又出现了宽电压范围型,即在2.5~6.5V内都可正常工作。

6. 功耗

低功耗是目前单片机追求的一个目标,目前低功耗单片机的静态电流可低至微安(μA , 10^{-6}A)或纳安(nA , 10^{-9}A)级。有的单片机还具有等待、关断、睡眠等多种工作模式,以此来降低功耗。

7. 温度

单片机根据工作温度可分为民用级(商业级)、工业级和军用级3种。民用级的温度范围是0~70℃,工业级是-40~85℃,军用级是-55~125℃(不同厂家的划分标准可能不同)。

1.2 单片机的发展历史和产品类型

1.2.1 单片机的发展历史

1976年,Intel公司首先推出了MCS-48系列单片机,它具有体积小、功能全、价格低等特点,获得了广泛的应用,为单片机的发展奠定了基础。

单片机的发展历史大致可分为3个阶段。

第1阶段(1976—1978年):这是单片机刚开始出现时的初级阶段,以Intel公司的MCS-48系列为代表,此系列单片机具有8位CPU、并行I/O接口、8位时序同步计数器,寻址范围不大于4KB,但没有串行口。

第2阶段(1978—1982年):高性能单片机阶段,如Intel公司的MCS-51、Motorola公司的6801和Zilog公司的Z-8等系列。该阶段的单片机具有串行口、多级中断处理系统和16位时序同步计数器,RAM和ROM容量加大,寻址范围可达64KB,有的芯片还有A/D转换接口。

第3阶段（1982年至今）：8位单片机改良型以及16位与32位单片机阶段，如Intel公司的16位单片机MCS-96系列、32位单片机ARM系列等。

Intel公司在20世纪80年代初发布了MCS-51单片机，其代表芯片包括基本型8051/8751/8031和增强型8052/8752/8032，随后又相继推出了80C51/87C51/80C31和80C52/87C52/80C32。

到目前为止，世界各地厂商研制出大约50个系列、300多个各具特色的单片机产品。尽管目前单片机的品种繁多，但其中最具典型性的仍属Intel公司的MCS-51单片机和以51技术为内核的众多派生单片机，这些统称为51系列单片机。51系列单片机的指令完全兼容，资料 and 开发设备比较齐全，价格也比较便宜。另外，从学习的角度来看，有了51系列单片机的基础后，再学习其他单片机时则非常容易。这也正是学习单片机技术要从学习MCS-51单片机开始的原因。

1.2.2 单片机的产品类型

由于Intel公司的MCS-51单片机优越的性能和完善的结构，导致后来的许多半导体厂商多沿用或参考MCS-51体系结构，以8051为基核，推出了许多兼容性的单片机产品，丰富和发展了MCS-51单片机，形成了品种丰富的80C51系列产品。

1. 80C51系列单片机产品

80C51系列单片机是单片机应用的主流产品。除Intel公司的80C51系列产品外，各半导体厂商相继推出的与80C51兼容的主要产品有：Atmel公司融入Flash存储器技术的AT89系列，宏晶公司的成本低、高性能STC89系列，SST公司的SST89系列，Siemens公司的高干扰性和电磁兼容性C500系列，Philips公司的80C51、80C552系列，Winbond（中国台湾华邦）公司的W78C51、W77C51高速低价系列，ADI公司的AD μ C8XX高精度系列，LG公司的GMS90/97低压高速系列，Maxim公司的DS89C420高速（50MIPS）系列，Cygnal公司的C8051F高速SOC系列，等等。

2. 非80C51结构的单片机产品

非80C51结构的单片机产品不断推出，给用户提供了更为广泛的选择空间。非80C51结构的主要产品有：Intel公司的MCS-96系列16位单片机，Microchip公司的PIC系列RISC单片机，TI公司的TMS370和MSP430F系列16位低功耗单片机，Atmel公司的AT90系列AVR单片机，Uvicom公司的Scenix单片机，Zilog公司的Z86系列单片机，美国国家半导体公司的COP8单片机，中国台湾义隆电子公司的EM78系列单片机；以及Motorola、ARM、NEC、EPSON、东芝、三星、富士通公司等生产的单片机。

1.2.3 80C51系列单片机

Intel公司生产的MCS-51单片机有8051/8751/8031、8052/8752/8032、80C51/87C51/80C31、80C52/87C52/80C32等。该系列产品的生产工艺有HMOS（具有高速度和高密度的特点）和CHMOS（具有CMOS低功耗和HMOS高速、高密度的特点）两种。在产品型号中，凡带有字母“C”的即为CHMOS芯片。CHMOS芯片的电平既能与TTL电平兼容，又与CMOS电平兼容。

80C51是MCS-51单片机中采用CHMOS工艺的一个典型品种，其他厂商以8051为基核开发出的CHMOS工艺单片机产品统称为80C51系列。当前常用的80C51系列单片机产品种类繁多，性能各异，各有所长。

1. Intel公司的MCS-51单片机

MCS-51单片机是Intel公司生产的功能较强、价格较低、较早应用的单片机，目前仍被广

泛应用。MCS-51 单片机的主要产品及其性能见表 1-1。

表 1-1 MCS-51 单片机的主要产品及其性能

子系列	型 号	内部存储器/B		I/O 接口	UART	中断 源	定时/ 计数器	时钟频率/MHz	A/D 通道	空闲和 掉电模式
		ROM	RAM							
8X51/ 52 系列	8031/32	ROMless	128/256	32	1	5	2/3	12	0	no
	8051/52	4/8K ROM	128/256	32	1	5	2/3	12	0	no
	8751/52	4/8K EPROM	128/256	32	1	5	2/3	12	0	no
8XC51/ 52 系列	80C31/32	ROMless	128/256	32	1	5/6	2/3	12,16/12,16,20,24	0	yes
	80C51/52	4/8K ROM	128/256	32	1	5/6	2/3	12,16/12,16,20,24	0	yes
	87C51/52	4/8K EPROM	128/256	32	1	5/6	2/3	12,16,20,24	0	yes
8XC54/ 58 系列	80C54/58	16/32K ROM	256	32	1	6	3	12,16,20,24	0	yes
	87C54/58	16/32K EPROM	256	32	1	6	3	12,16,20,24	0	yes
8XC51/ FA/FB/ FC 系列	80C51FA	ROMless	256	32	1	7	3+5PCA	12,16	0	yes
	83C51FA	8K ROM	256	32	1	7	3+5PCA	12,16	0	yes
	83C51FB/FC	16/32K ROM	256	32	1	7	3+5PCA	12,16,20,24	0	yes
	87C51FA/FB/FC	8/16/32K EPROM	256	32	1	7	3+5PCA	12,16,20,24	0	yes
8XL51/ FA/FB/ FC 系列	80L51FA	ROMless	256	32	1	7	3+5PCA	12,16,20	0	yes
	83L51FA/FB/FC	8/16/32K ROM	256	32	1	7	3+5PCA	12,16,20	0	yes
	87L51FA/FB/FC	8/16/32K OTP ROM	256	32	1	7	3+5PCA	12,16,20	0	yes
8XC51G X 系列	80C51GB	ROMless	256	48	1	15	3+10PCA	12,16	8	yes
	83C51GB	8K ROM	256	48	1	15	3+10PCA	12,16	8	yes
	87C51GB	8K EPROM	256	48	1	15	3+10PCA	12,16	8	yes
8XC152 系列	80C152JA/B	ROMless	256	40/58	1	11	2	16.5	0	yes
	83C152JA	8K ROM	256	40	1	11	2	16.5	0	yes

2. Philips 公司的 80C51 系列单片机

在 Intel 公司将 MCS-51 单片机技术转让给 Philips 公司后，Philips 公司的主要任务是改善单片机的性能。在 MCS-51 单片机的基础上发展了高速 I/O 接口、A/D 转换器、PWM（脉宽调制）、WDT、复位电路等增强功能，并在低电压、低功耗、掉电检测、扩展串行总线（I²C）和控制网络总线（CAN）等方面加以完善。

在同一时钟频率下，Philips 公司的 80C51 的运行速度是 8051 的 6 倍，IAP（在应用编程）和 ILP（在线编程）功能允许用户的 EPROM 实现简单的串行代码编程，使得程序存储器可用于非易失性数据的存储，芯片仅有 8 个引脚。Philips 公司的增强型 80C51 系列单片机的主要产品及其性能见表 1-2。

3. Atmel 公司的 AT89 系列单片机

Atmel 公司推出的 AT89 系列兼容 80C51 的单片机，完美地将 Flash（非易失闪存技术）ROM 与 80C51 内核结合起来，仍采用 80C51 的总体结构和指令系统，Flash ROM 的可反复擦写性能有效降低了开发费用，并使单片机可多次重复使用。Atmel 公司的 AT89 系列单片机的主要产品及其性能见表 1-3。

Atmel 的 8 位单片机有 AT89、AT90 两个系列。AT89 系列是 8 位 Flash 单片机，与 80C51 相兼容，静态时钟模式；AT90 系列是增强 RISC 结构、全静态工作方式、内载在线可编程 Flash 的单片机，也称为 AVR 单片机。

表 1-2 Philips 公司的增强型 80C51 系列单片机的主要产品及其性能

子系列	型 号	内部存储器/B		I/O 接口	UART	中断源	定时/ 计数器	时钟频率 /MHz	A/D 通道	其他 特性
		ROM	RAM							
通用型系列	P80C31/P80C32	ROMless	128/256	32	1	5/6	2/3	33	0	
	P80C51/52/54/58	4/8/16/32K ROM	128/256/256/256	32	1	5/6/6/6	2/3/3/3	33	0	
	P87C51/52/54/58	4/8/16/32K OTP	128/256/256/256	32	1	5/6/6/6	2/3/3/3	30,33	0	
Flash 型系列	P89C51/52/54/58	4/8/16/32K Flash	128/256/256/256	32	1	6	3	33	0	
	P89C51RX2	16~64K Flash	512	32	1	7	4	33	0	ISP/IAP

表 1-3 Atmel 公司的 AT89 系列单片机的主要产品及其性能

子系列	型 号	内部存储器/B		I/O 接口	UART	中断源	定时/ 计数器	时钟频率 /MHz	A/D 通道	其 他 特 性
		Flash ROM	RAM							
8 位 Flash 系列	AT89C51/52	4/8K	128/256	32	1	5	2/3	33	0	
	AT89C51RC	32K	512	32	1	6	3	40	0	WDT
	AT89LV51/52/55	4/8/20K	128/256/256	32	1	6	2/3/3	16/16/12	0	
	AT89C1051/2051/4051	1/2/4K	64/128/128	15	1		2	24/25/26	0	
ISP_Flash 系列	AT89S51/52/53	4/8/12K	128/256/256	32	1	5/5/6	2/3/3	124/25/24	0	WDT/ISP
	AT89LS51/52/53	4/8/12K	128/256/256	32	1	6	2/3/3	16/16/12	0	ISP
	AT89S8252	8K	256	32	1	6	3	24	0	ISP
	AT89C5115	16K	256		1	6	2	40	8	WDT/ISP
I ² C_Flash 系列	AT89C51RB2/ED2	16/64K	256	32/44	1	6/9	3	60/40	0	WDT/SPI/ISP
	AT89C51RD2	64K	256	32/48	1	6	3	40	0	WDT/SPI/ISP
	AT89C51AC2	32K	256	34	1	6	3	40	8	WDT/ISP

4. 宏晶公司的 STC89 系列单片机

宏晶公司的 STC89 系列单片机是以 80C51 为内核派生出来的一款成本低、高性能单片机，增加了大量的新功能。STC89C51RC/RD+ 系列单片机支持 ISP（在系统编程）及 IAP（在应用编程）技术。使用 ISP 技术可不需要编程器，直接在用户系统板上烧录用户程序，修改调试非常方便。利用 IAP 技术，能将内部部分专用 Flash ROM 当作 EEPROM 使用，实现停电后保存数据的功能，擦写次数为 100 000 次以上，可省去外接 EEPROM（如 93C46、24C02 等）。而且指令代码完全兼容 80C51，硬件无须改动，速度比 80C51 快 8~12 倍，带 ADC，4 路 PWM，双串行口，有全球唯一 ID 号，加密性好，抗干扰强。宏晶公司的 STC89 系列单片机的主要产品及其性能见表 1-4。

表 1-4 宏晶公司的 STC89 系列单片机的主要产品及其性能

型 号	最高时钟频率 /MHz		Flash ROM/B	RAM /B	UART	DPTR	中断 源	定时 器	EEPROM/B	降低 EMI	WDT	双倍 数	P4 口	ISP	IAP	A/D
	5V	3V														
STC89C51RC/52RC	0~80		4/8K	512	1	2	8	3	1K+	yes	yes	yes	yes	yes	yes	
STC89C53RC	0~80		15K	512	1	2	8	3		yes	yes	yes	yes	yes	yes	
STC89C54RD+/58RD+	0~80		16/32K	1280	1	2	8	3	8K+	yes	yes	yes	yes	yes	yes	
STC89C516RD+	0~80		63K	1280	1	2	8	3		yes	yes	yes	yes	yes	yes	
STC89LE51RC/52RC		0~80	4/8K	512	1	2	8	3	1K+	yes	yes	yes	yes	yes	yes	

续表

型 号	最高时钟频率 /MHz	Flash ROM/B	RAM /B	UART	DPTR	中断 源	定时 器	EEPROM/B	降低 EMI	WDT	双倍 数	P4 口	ISP	IAP	A/D
STC89LE53RC	0~80	15K	512	1	2	8	3		yes	yes	yes	yes	yes	yes	
STC89LE54RD+/58RD+	0~80	16/32K	1280	1	2	8	3	8K+	yes	yes	yes	yes	yes	yes	
STC89LE516RD+	0~80	64K	1280	1	2	8	3		yes	yes	yes	yes	yes	yes	
STC89LE516AD	0~90	64K	512	1	2	8	3		yes			yes	yes		yes
STC89LE516X2	0~90	64K	512	1	2	8	3		yes		yes	yes	yes		yes

5. SST 公司的 SST89 系列单片机

SST 公司生产的 SST89 系列单片机以 80C51 为内核，与 MCS-51 单片机完全兼容。SST89 系列单片机的主要产品及其性能见表 1-5。

表 1-5 SST89 系列单片机的主要产品及其性能

型 号	时钟频率/MHz		Flash ROM/B	RAM/B	串 行 口		PCA	中 断 源	中 断 优 先 级	DPTR	降低 EMI	掉电 检测	WDT
	5V	2.7~3.6V			UART	SPI							
SST89C54	0~33	0~12	16K+4K	256	1ch		0	6	2	1			yes
SST89C58	0~33	0~12	32K+4K	256	1ch		0	6	2	1			yes
SST89E554RC	0~40		32K+8K	1K	1ch+	yes	5ch	9	4	2	yes	yes	yes
SST89E564RD	0~40		64K+8K	1K	1ch+	yes	5ch	9	4	2	yes	yes	yes
SST89V554RC		0~40	32K+8K	1K	1ch+	yes	5ch	9	4	2	yes	yes	yes
SST89V564RD		0~40	64K+8K	1K	1ch+	yes	5ch	9	4	2	yes	yes	yes

6. Siemens 公司的 C500 系列单片机

Siemens 公司也沿用 80C51 的内核，相继推出了 C500 系列单片机。在保持与 MCS-51 指令兼容的前提下，其产品的性能得到了进一步的提升，特别是在抗干扰性能、电磁兼容和通信控制总线功能上独树一帜，其产品常用于工作环境恶劣的场合，也适用于通信和家用电器控制领域。

7. Winbond 公司的 W78/W77 系列单片机

Winbond 公司也开发了一系列兼容 80C51 的单片机，其产品具备丰富的功能特性，而且以质优价廉在市场占有一定的份额。W78 系列与标准的 80C51 兼容，W77 系列为增强型 51 系列，对 80C51 的时序进行了改进，在同样的时钟频率下，速度提高了 2.5 倍。Flash ROM 容量为 4~64KB，具有 ISP 功能。

1.2.4 其他系列单片机

TI 公司有 TMS370 和 MSP430 两大系列通用单片机。TMS370 系列是 8 位 CMOS 单片机，具有多种存储模式、多种外围接口模式，适用于复杂的实时控制场合；MSP430 系列是一种超低功耗、功能集成度较高的 16 位单片机，特别适用于三表（电表、水表、燃气表）及超低功耗场合。

Microchip 公司生产的 PIC 系列 8 位单片机，CPU 采用 RISC 结构，运行速度快，价格低，适合用量大、档次低、价格敏感的产品。PIC 单片机的突出特点是体积小，功耗低，采用精简指令集，抗干扰能力强，可靠性高，有较强的模拟接口，代码保密性好，大部分芯片有 Flash ROM。

Motorola 公司生产的单片机，品种全、选择余地大、新产品多。其特点是噪声低，抗干扰能力强，比较适合工控领域及恶劣的环境。

AVR 是采用增强 RISC 结构、内载 Flash ROM 的单片机, 内部 32 个寄存器全部与 ALU 直接连接, 突破瓶颈限制, 每 1MHz 可实现 1MIPS 的处理能力, 为高速、低功耗产品。I/O 接口有较强的负载驱动能力, 可以直接驱动 LED, 支持 ISP、IAP。

Scenix 单片机除传统的 I/O 功能模块如并行 I/O、UART、SPI、I²C、A/D、PWM、PLL、DTMF 等外, 还增加了新的 I/O 模块 (如 USB、CAN、J1850、虚拟 I/O 等)。其特点是双时钟设置, 指令运行速度较快, 具有虚拟外设功能, 柔性化 I/O 接口, 所有的 I/O 接口都可单独编程设定。

EPSON 单片机主要为日本 EPSON 公司生产的 LCD 配套, 其特点是 LCD 驱动部分性能较好, 低电压、低功耗。

Z8 单片机是 Zilog 公司的主要产品, 采用多累加器结构, 有较强的中断处理能力。

美国国家半导体公司的 COP8 单片机内部集成了 16 位 A/D 转换器, 内部使用了抗电磁干扰 EMI (Electro Magnetic Interference) 电路, 在“看门狗”电路及单片机的唤醒方式上有独到之处, 程序加密控制功能也比较好。

中国台湾义隆电子公司的 EM78 系列单片机采用高速 CMOS 工艺制造, 低功耗设计, 为低功耗产品。具有 3 个中断源、I/O 唤醒功能、多功能 I/O 接口、优越的数据处理性能, 价格便宜, 但抗干扰较差。

1.3 单片机的应用

1.3.1 单片机应用领域

单片机的主要应用领域有以下几个方面。

1. 智能化产品

单片机与传统的机械产品相结合, 使传统的机械产品结构简单化, 控制智能化, 构成新一代的机电一体化产品。目前, 单片机广泛用于工业自动控制 (如数控机床、可编程顺序控制、电机控制、工业机器人、离散与连续过程自动控制)、家用电器 (如微波炉、电视机、音响设备、游戏机)、办公设备 (如传真机、复印机)、电信技术 (如调制解调器、数字滤波、智能线路运行控制) 等应用领域。在打印机设计中, 由于采用了单片机, 因此可以节省近千个机械部件; 用单片机控制空调机, 使制冷量无级调节的优点得到了充分的发挥, 并增加了多种报警与控制功能; 用单片机还可以实现通信系统中的临时监控、自适应控制、频率合成、信道搜索等功能, 从而构成自动拨号无线电话网、自动呼叫应答设备和程控调度电话分机等。

2. 智能化仪表

将单片机植入测量、控制仪表后, 能促进仪表向数字化、智能化、多功能化、综合化和柔性化方向发展, 并使监测、处理、控制等功能一体化, 使仪表质量大大减小, 便于携带和使用, 同时降低了成本, 提高了性能价格比, 使长期以来测量仪器中的误差修正、线性化处理等难题也迎刃而解。智能化仪表的这些特点不仅使传统的仪器、仪表发生根本性的变革, 也促进了传统仪器、仪表行业的技术改革。

3. 智能化测控系统

测控系统的特点是工作环境恶劣, 各种干扰繁杂, 而且往往要求测控实时性强、工作稳定可靠、抗干扰能力强。单片机最适合应用于工业测控领域, 可以构成各种工业检测与控制系统, 如温室气候控制系统、电镀生产线自动控制系统等。在导航控制方面, 如导弹控制、鱼雷制导、智能武器装置、航天导航系统等领域中, 单片机也发挥着不可替代的作用。

4. 智能化接口

在通用微型计算机的外部设备中, 如键盘、打印机、绘图仪、磁盘驱动器、UPS、图形终

端和各种智能终端等，都已实现了单片机控制和管理。在计算机应用系统中，通常都采用单片机对接口设备进行控制和管理，使主机和接口设备能并行工作。这不仅大大提高了系统的运算速度，而且接口设备在单片机的控制下还可以对接口数据进行预处理，如数字滤波、线性化处理、误差修正等，降低了主机和接口界面的通信密度，极大地提高了接口控制的管理水平。例如，在通信接口中采用单片机，可以对数据进行编码/解码、分配管理、接收/发送控制等工作。

由上所述，单片机技术无疑是 21 世纪最为活跃的电子应用技术之一。随着微控制技术（以软件代替硬件的高性能控制技术）的发展，单片机的应用必将导致传统控制技术发生巨大变革。

1.3.2 单片机应用举例

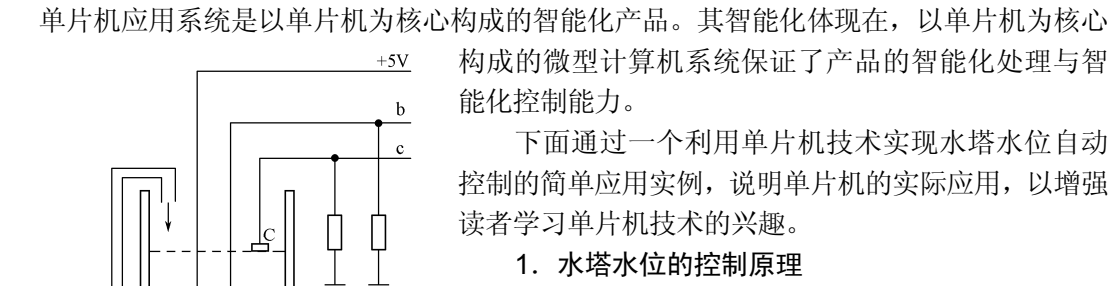


图 1-3 水塔水位控制原理图

单片机应用系统是以单片机为核心构成的智能化产品。其智能化体现在，以单片机为核心的微型计算机系统保证了产品的智能化处理与智能化控制能力。

下面通过一个利用单片机技术实现水塔水位自动控制的简单应用实例，说明单片机的实际应用，以增强读者学习单片机技术的兴趣。

1. 水塔水位的控制原理

图 1-3 是一个水塔水位控制原理图。图中虚线表示允许水位变化的上、下限。在正常情况下，应保持水位在虚线范围之内。为此，在水塔内的不同高度安装 3 根金属棒，以感知水位的变化情况。其中，A 棒处于水位下限以下，B 棒处于下限水位，C 棒处于上限水位。A

棒接+5V 电源，B、C 棒各通过一个电阻与+5V 电源的地相连。水塔由电机带动水泵供水，单片机控制电机转动，以达到对水位控制的目的。

供水时，水位上升，当达到上限时，由于水的导电作用，B、C 棒与 A 棒导通，从而与+5V 电源连通。因此，b、c 两端均呈高电平状态，这时应使电机和水泵停止工作，不再给水塔供水。

当水位降到下限以下时，B、C 棒不能与 A 棒导通，从而断开与+5V 电源的连通。因此，b、c 两端均呈低电平状态。这时，应启动电机，带动水泵工作，给水塔供水。

当水位处于上、下限之间时，B 棒与 A 棒导通，而 C 棒不能与 A 棒导通。因此，b 端呈高电平状态，c 端呈低电平状态。这时，无论是电机已在运转状态，带动水泵给水塔供水，使水位不断上升；还是电机在停止状态，水泵停止给水塔供水，用户用水使水位不断下降，都应维持电机和水泵的现有工作状态，直到水位上升到水位上限或下降到水位下限。

2. 单片机控制器

应用 8031 单片机实现的水塔水位控制器如图 1-4 所示。

该控制器的作用说明如下：

(1) 由于 8031 单片机没有内部 ROM，因此，需扩展外部 ROM 作为程序存储器。本系统使用 2732 EPROM 构成 4KB 的外部扩展程序存储器，74LS373 作为地址锁存器。

(2) 两个高、低水位信号分别由 8031 单片机的 P1.1 口和 P1.0 口输入，这两个信号共有 4 种组合状态，见表 1-6。其中，第三种组合（c=1、b=0）在正常情况下是不可能发生的，但在设计中还是应该考虑到，并作为一种故障状态处理。

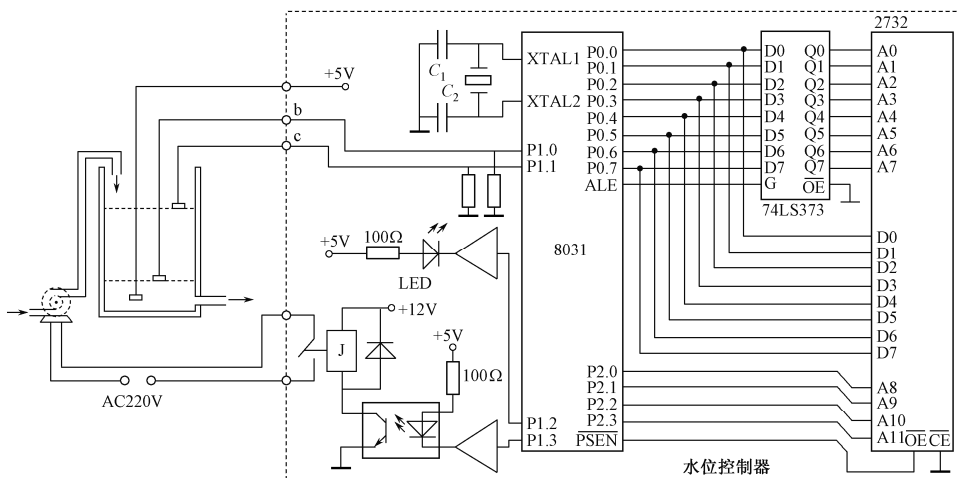


图 1-4 应用 8031 单片机实现的水塔水位控制器

(3) 水泵电机的运转控制信号由 8031 单片机的 P1.3 口输出。为了提高控制的可靠性，使用了光电耦合器件。

(4) 由 8031 单片机的 P1.2 口输出报警信号，驱动一只发光二极管实现光报警。

表 1-6 水位信号及操作状态表

状 态	c (P1.1)	b (P1.0)	操作 (P1.2, P1.3)
1	0	0	清除报警 (P1.2 = 1), 电机运转 (P1.3 = 0)
2	0	1	维持原状 (P1.2 和 P1.3 的状态不变)
3	1	0	故障报警 (P1.2 = 0), 电机停转 (P1.3 = 1)
4	1	1	清除报警 (P1.2 = 1), 电机停转 (P1.3 = 1)

3. 控制程序设计

硬件设计完成后，就该进行软件程序设计了。根据上述水位控制的要求和水位控制器的硬件设计，设计控制程序流程图并编写控制程序。程序设计可以用汇编语言编程，也可用 C51 语言编程。下面分别给出用这两种语言的编程结果。

1) 程序流程图

根据题意，设计水塔水位控制程序流程图如图 1-5 所示。

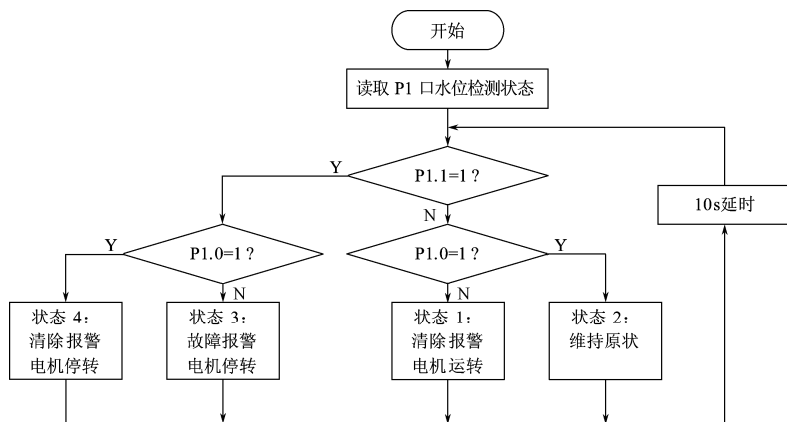


图 1-5 水塔水位控制程序流程图

2) 汇编语言程序

```

;****主程序****
                ORG      0100H
                ORL      P1, #03H          ;对 P1 口输入位初始化
                AJMP     Star
Loop:           ACALL    D10S              ;调用 10s 延时程序
Star:           MOV      A, P1             ;读水位检测口的状态
                JB       ACC.1, St3_4      ;P1.1=1,则转
                JB       ACC.0, State2     ;P1.1=0,P1.0=1,则转 State2

                ;****P1.1=0,P1.0=0,状态 1****
State1:         SETB     92H               ;P1.2←1,清除报警
                CLR      93H               ;P1.3←0,电机运转
                AJMP     Loop

                ;****P1.1=0, P1.0=1, 状态 2****
State2:         AJMP     Loop              ;维持原状不变

St3_4:          JB       ACC.0, State4     ;P1.1=1,P1.0=1,则转 State4

                ;****P1.1=1, P1.0=0, 状态 3****
State3:         CLR      92H               ;P1.2←0,故障报警
                SETB     93H               ;P1.3←1,电机停转
                AJMP     Loop

                ;****P1.1=1, P1.0=1, 状态 4****
State4:         SETB     92H               ;P1.2←1,清除报警
                SETB     93H               ;P1.3←1,电机停转
                AJMP     Loop

;****延时子程序 D10S (延时 10s) ****
                ORG      0150H
D10S:           MOV      R3, #19H
Loop1:          MOV      R1, #85H
Loop2:          MOV      R2, #FAH
Loop3:          DJNZ     R2, Loop3
                DJNZ     R1, Loop2
                DJNZ     R3, Loop1
                RET

```

3) C51 语言程序

```

#include <reg52.h>
#define uint unsigned int
sbit P10=P1^0;           //定义位变量 P10,表示 P1.0
sbit P11=P1^1;           //定义位变量 P11,表示 P1.1
sbit P12=P1^2;           //定义位变量 P12,表示 P1.2
sbit P13=P1^3;           //定义位变量 P13,表示 P1.3

/*10s 延时函数 (按照单片机的晶振频率为 12MHz 计算)*/

```

```

void delay10s()
{
    uint x, y, z;
    for (z=10; z>0; z--)
        {for(x=1000; x>0; x--)
            for(y=120; y>0; y--)
                {;}}
}

/*初始化函数*/
void init()
{
    P10=0x01;                //将 P1.0 初始化为输入位
    P11=0x01;                //将 P1.1 初始化为输入位
}

/*输入扫描和输出控制函数
扫描 P1.0 和 P1.1 的状态, 进而进行相应的输出控制操作*/
void scan_control ()
{
    if (P11==1)
    {
        if (P10==1)
            {P12=1; P13=1;}        //若 P1.1 为 1 且 P1.0 为 1, 则清除报警, 电机停转
        else
            {P12=0; P13=1;}        //若 P1.1 为 1 且 P1.0 为 0, 则故障报警, 电机停转
    }
    else
    {
        if (P10==1)
            {;}                    //若 P1.1 为 0 且 P1.0 为 1, 则维持原状不变
        else
            {P12=1; P13=0;}        //若 P1.1 为 0 且 P1.0 为 0, 则清除报警, 电机运转
    }
}

/*主函数*/
void main()
{
    init();                    //调用初始化函数
    while(1)                  //进入不断循环
    {
        scan_control();        //调用输入扫描和输出控制函数
        delay10s();            //调用 10s 延时函数
    }
}

```

1.4 单片机技术相关网站

在 Internet 上很多有关单片机技术的网站，其中有大量的关于各种单片机的技术和应用信息，下面列出一些常见的网址供读者参考。

- 单片机教程网
- 周立功单片机
- 中源单片机
- 嵌入开发网
- 老古开发网
- 中国单片机公共实验室
- 中国电子网
- 电子工程网
- Proteus 仿真论坛
- 阿莫电子论坛
- 单片机之家
- 中国单片机网

有关单片机技术的网站有很多，读者可以通过各种搜索引擎搜索相关网站。

思考题与习题 1

- 1-1 微型计算机通常由哪些部分组成？各有哪些功能？
- 1-2 单片微型计算机与一般微型计算机相比较有哪些区别？有哪些特点？
- 1-3 简述微型计算机的工作过程。
- 1-4 简述单片机的几个重要指标的定义。
- 1-5 单片微型计算机主要应用在哪些方面？
- 1-6 为什么说单片微型计算机有较高的性能价格比和较强的抗干扰能力？
- 1-7 简述单片机应用系统的基本组成。

第2章 MCS-51 单片机硬件结构和工作原理

本章教学要求：

- (1) 熟悉 MCS-51 单片机 CPU 内部组成结构和各功能部件的作用。
- (2) 掌握 MCS-51 单片机引脚功能，包括：P0~P3 并行 I/O 接口的定义、控制信号、三总线组成。
- (3) 掌握存储器的组织结构和程序存储器、数据存储器、内部特殊功能寄存器（SFR）的配置情况，熟悉程序状态字寄存器（PSW）各位的含义及变化规律。
- (4) 掌握 P0~P3 并行 I/O 接口结构及其特点，掌握时钟电路、CPU 时序和复位电路。

2.1 MCS-51 单片机的分类

自从 Intel 公司推出 MCS-51 单片机以来，所有的 51 系列单片机都是以 Intel 公司早期的典型产品 80C51 为基核，增加了一定的功能部件后构成的。本章主要阐述 MCS-51 单片机的系统结构、工作原理和应用中的一些技术问题，这些是学习后续章节的基础。表 2-1 所示为 MCS-51 部分单片机的性能一览表。

表 2-1 MCS-51 部分单片机的性能一览表

系 列	内部存储器				定时/ 计数器	并行 I/O 接口	串行 I/O 接口	中断源	制造 工艺
	内部 ROM		内部 EPROM	内部 RAM					
MCS-51 子系列	8031 无	8051 4KB	8751 4KB	128B	2×16 位	4×8 位	1	5	HMOS
	80C31 无	80C51 4KB	87C51 4KB	128B	2×16 位	4×8 位	1	5	CHMOS
MCS-52 子系列	8032 无	8052 8KB	8752 8KB	256B	3×16 位	4×8 位	1	6	HMOS
	80C32 无	80C52 8KB	87C52 8KB	256B	3×16 位	4×8 位	1	7	CHMOS

2.2 单片机硬件结构

2.2.1 单片机的引脚功能

MCS-51 单片机在一块芯片上集成了 CPU、RAM、ROM、定时/计数器和多功能 I/O 接口等基本功能部件，必须配备部分外围元件才能使用，其系统核心是单片机芯片。芯片引脚按功能分为 3 类，即数据总线、地址总线和控制总线。

MCS-51 单片机的外形采用 40 引脚双列直插封装（DIP）或 LCC/QFP 封装，每个引脚有规定的序号和名称。DIP 封装的引脚排列和逻辑符号如图 2-1 所示。

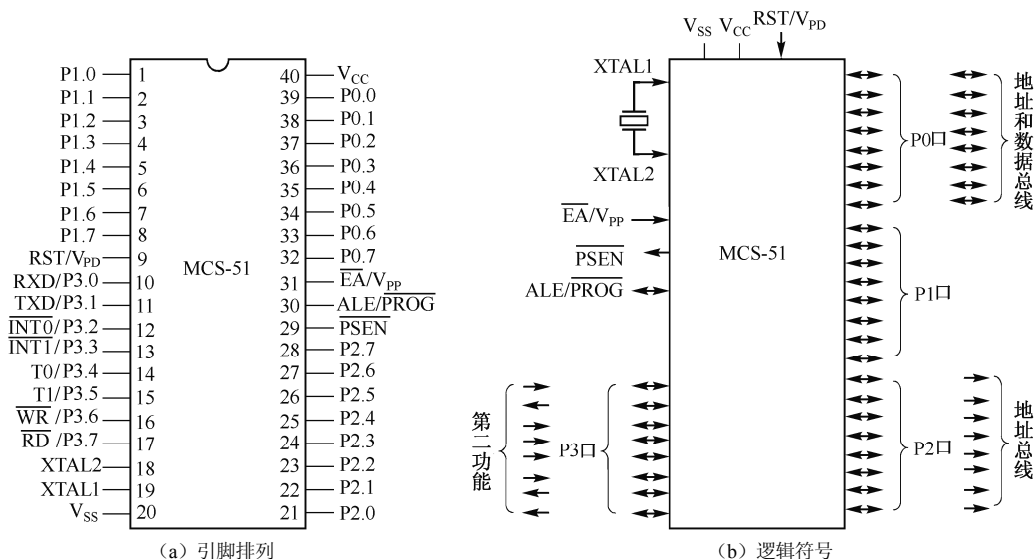


图 2-1 DIP 封装的引脚排列和逻辑符号

由于受到集成电路芯片引脚数目的限制，因此有许多引脚配置双功能。各引脚功能简要说明如下。

1) 主电源引脚 V_{CC} 和 V_{SS}

V_{CC} 电源输入端。工作电源和编程校验（8051/8751）为+5V。

V_{SS} （GND）公用接地端。

2) 时钟振荡电路引脚 XTAL1 和 XTAL2

XTAL1 和 XTAL2 分别用作晶体振荡电路的反相器输入端和输出端。在使用外部振荡电路时，这两个引脚用来外接石英晶体，振荡频率为晶体振荡频率，振荡信号送至内部时钟电路产生时钟脉冲信号。

3) 控制信号引脚 RST/V_{PD} ， $ALE/\overline{PROG}$ ， $\overline{PSEN}$ 和 $\overline{EA}/V_{PP}$

由于单片机很多引脚的使用方法相同，因此常把引脚分为控制总线、地址总线和数据总线。总线是指一类在使用方法上功能相同的引脚，这里讲到的 4 个引脚可看成是单片机的控制总线。

RST/V_{PD} —— RST 为复位信号输入端。当 RST （RESET）端保持两个机器周期（24 个时钟周期）以上的高电平时，单片机完成复位操作。 V_{PD} 为内部 RAM 的备用电源输入端。当主电源 V_{CC} 发生断电或电压降到一定值时，可通过 V_{PD} 为单片机内部 RAM 提供电源，以保护内部 RAM 中的信息不丢失，使 V_{CC} 上电后能继续正常运行。

$ALE/\overline{PROG}$ —— ALE 为地址锁存允许信号。在访问外部存储器时， ALE 用来锁存 P0 口送出的低 8 位地址信号。 $\overline{PROG}$ 是对 8751 内部 EPROM 编程时的编程脉冲输入端。

$\overline{PSEN}$ ——外部 ROM 的读选通信号。当访问外部 ROM 时， $\overline{PSEN}$ 产生负脉冲，作为外部 ROM 的选通信号；在访问外部 RAM 或内部 ROM 时，不会产生有效的 $\overline{PSEN}$ 信号。 $\overline{PSEN}$ 可驱动 8 个 LS TTL 门。

$\overline{EA}/V_{PP}$ ——访问外部 ROM 控制信号。对 8051 和 8751，它们有 4KB 内部 ROM。当 $\overline{EA}$ 为高电平时，CPU 访问 ROM 有两种情况：一是访问的地址空间在 0~4KB 范围内，CPU 访问内部 ROM；二是访问的地址超出 4KB 时，CPU 将自动执行外部 ROM 的程序。对于 8031， $\overline{EA}$ 必须接地，只能访问外部 ROM。 V_{PP} 为 8751 EPROM 的 21V 编程电源输入端。

4) 4 个 8 位 I/O 接口——P0, P1, P2 和 P3

P0 口 (P0.0~P0.7) ——第一功能是一个 8 位漏极开路型的双向 I/O 接口, 这时 P0 口可看成用户数据总线; 第二功能是在访问外部存储器时, 分时提供低 8 位地址和 8 位双向数据总线, 这时先用作地址总线再用作数据总线。引脚的分时复用是芯片节省引脚的基本方法, 这样的情况在后面还有很多。同样的引脚在不同的时间或不同的地方有不同的用途, 初学者应注意这个用法。

P1 口 (P1.0~P1.7) ——是一个内部带上拉电阻的 8 位准双向 I/O 接口。

P2 口 (P2.0~P2.7) ——第一功能是一个内部带上拉电阻的 8 位准双向 I/O 接口 (使用前有一个准备动作); 第二功能是在访问外部存储器时, 输出高 8 位地址。

P3 口 (P3.0~P3.7) ——第一功能是一个内部带上拉电阻的 8 位准双向 I/O 接口。在系统中, 这 8 个引脚都有各自的第二功能, 详见表 2-8。

2.2.2 单片机的内部结构

MCS-51 单片机在一块芯片上集成了 CPU、RAM、ROM、定时/计数器、多功能 I/O 接口和中断控制等基本功能部件, 其内部结构框图如图 2-2 所示, 主要部件有:

- 一个 8 位 CPU;
- 4KB ROM 或 EPROM (8031 无 ROM);
- 128B 通用 RAM;
- 21 个特殊功能寄存器 (SFR);
- 4 个 8 位并行口, 其中 P0、P2、P3 是复用口 (P0 和 P2 为地址/数据总线, 可寻址 64KB ROM 和 64KB RAM);
- 一个可编程全双工串行口;

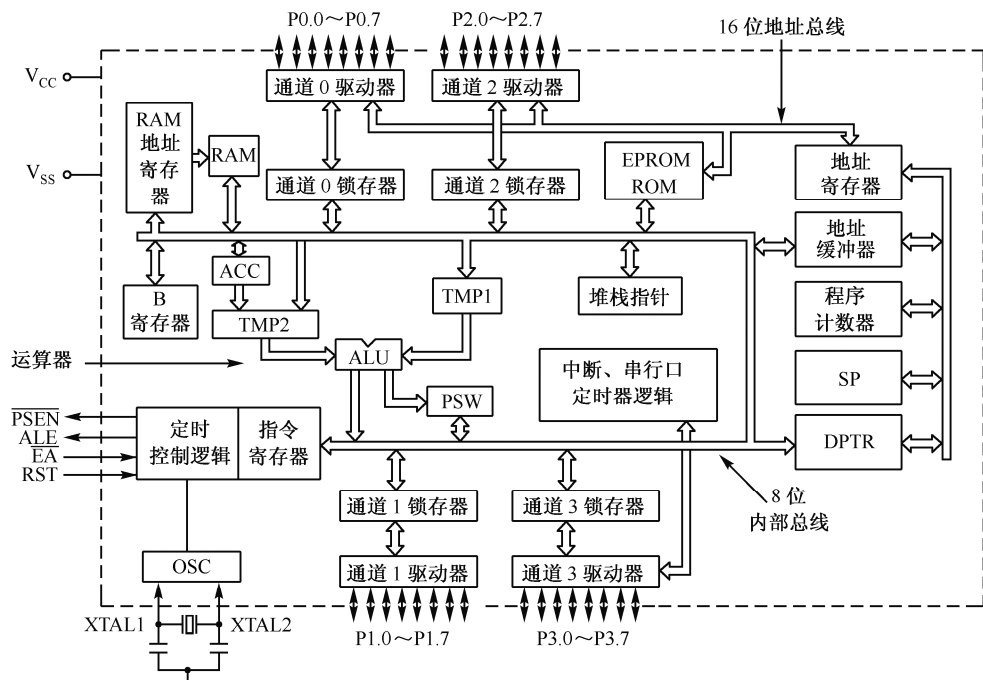


图 2-2 MCS-51 单片机内部结构框图

- 具有 5 个中断源，两个优先级嵌套结构；
- 两个 16 位定时/计数器；
- 一个内部振荡器与时钟电路。

2.3 中央处理器（CPU）

单片机的核心部分是 CPU，可以说 CPU 是单片机的大脑和心脏。它由运算器、控制器和布尔(位)处理器组成。

2.3.1 运算器

运算器是用于对数据进行算术运算和逻辑操作的执行部件，包括算术/逻辑单元（ALU）、累加器（ACC）、程序状态字寄存器（PSW）、暂存器、B 寄存器等。为了提高数据处理和位操作功能，内部增加了一个通用寄存器口和一些特殊功能寄存器，而且还增加了位处理逻辑电路。在进行位操作时，进位位 Cy 作为位操作累加器，整个位操作系统构成一台布尔处理器。

1. 算术/逻辑单元

算术/逻辑单元（Arithmetic Logic Unit, ALU）是运算器的核心部件，实现对数据的算术运算和逻辑运算，由加法器和其他逻辑电路（移位电路和判断电路等）组成。在控制信号的作用下，它能完成算术加、减、乘、除和逻辑与、或、异或等运算，以及循环移位操作、位操作等功能。

2. 累加器

累加器（ACCumulator, ACC）是一个 8 位寄存器。它是 CPU 中工作最繁忙的寄存器，因为在进行算术、逻辑运算时，运算器的输入多为 ACC 的输入，而运算结果大多数也要送到 ACC 中。在指令系统中，对累加器直接寻址时的助记符为 ACC，除此之外全部用助记符 A 表示。

3. 程序状态字寄存器

程序状态字寄存器（Program Status Word, PSW）也是一个 8 位寄存器，用来存放运算结果的一些特征。其各位定义如图 2-3 所示。

D7	D6	D5	D4	D3	D2	D1	D0
Cy	AC	F0	RS1	RS0	OV		P

图 2-3 程序状态字寄存器（PSW）的各位定义

- Cy（PSW.7）：进位标志位。在执行加、减法指令时，若运算结果的最高位（D7 位）有进位或借位，则 Cy 位被置 1，否则清零。Cy 既可以作为条件转移指令中的条件，也可用于十进制调整。
- AC（PSW.6）：半进位标志位。在执行加、减法指令时，如果低半字节向高半字节有进位或借位（D3 位向 D4 位），则 AC 位被置 1，否则清零。AC 也可用于十进制调整。
- F0（PSW.5）：用户自定义标志位。用户可用软件对 F0 赋以一定的含义，决定程序的执行转向。
- RS1（PSW.4）和 RS0（PSW.3）：工作寄存器组选择位。表 2-2 所示为 RS1 和 RS0 与工作寄存器组的对应关系。
- OV（PSW.2）：溢出标志位。当补码运算的结果超出 128~+127 的范围（溢出）时，OV 位被置 1，若无溢出，则 OV 位为 0。OV 位的值也可以作为条件转移指令中的条件。
- PSW.1：未定义位。
- P（PSW.0）：奇偶校验标志位。单片机在指令执行后，根据 ACC 中 1 的个数的奇偶性，

自动将该标志位置 1 或清零。若 1 的个数为奇数，则 $P=1$ ，否则 $P=0$ 。P 也可以作为条件转移指令中的条件。

表 2-2 RS1 和 RS0 与工作寄存器组的对应关系

RS1	RS0	寄存器组	内部 RAM 地址	通用寄存器名称
0	0	0 组	00H~07H	R0~R7
0	1	1 组	08H~0FH	R0~R7
1	0	2 组	10H~17H	R0~R7
1	1	3 组	18H~1FH	R0~R7

4. B 寄存器

在进行乘法和除法运算时，B 寄存器作为 ALU 的输入之一，与 ACC 配合完成运算，并存放运算结果。在无乘、除运算时，它可作为内部 RAM 的一个单元。

5. 暂存器

用以暂存进入运算器之前的数据。

2.3.2 控制器

控制器是 CPU 的大脑中枢，包括定时控制逻辑、指令寄存器、数据指针寄存器、程序计数器、堆栈指针、地址寄存器和地址缓冲器等。它的功能是逐条对指令进行译码，并通过定时控制逻辑在规定的时刻发出各种操作所需的内部和外部控制信号，协调各部分的工作，完成指令规定的操作。

1. 程序计数器

程序计数器（Program Counter，PC）的功能和一般微型计算机的相同，用来存放下一条要执行的指令的地址。当按照 PC 所指的地址从存储器中取出一条指令后，PC 自动加 1，即指向下一条指令。

2. 堆栈指针

堆栈指针（Stack Pointer，SP）是指在内部 RAM 的 128B（MCS-52 子系列为 256B）空间中开辟的堆栈区的栈顶地址，并随时跟踪栈顶地址变化。堆栈是按先进后出的原则存取数据的。开机复位后，SP 默认为 07H。

3. 指令寄存器和指令译码器

指令寄存器（Instruction Register，IR）和指令译码器的功能是对将要执行的指令进行存储和译码。当指令送入指令寄存器后，对该指令进行译码，即把指令转变成所需的电平信号，CPU 根据译码输出的电平信号，使定时控制逻辑产生执行该指令所需的各种控制信号，以便单片机能正确地执行指令所要求的操作。

4. 数据指针寄存器

由于 MCS-51 单片机可以外接 64KB 的 RAM 和 I/O 接口电路，因此在单片机内设置了 16 位的数据指针寄存器（Data Pointer，DPTR）。它可以对 64KB 的外部 RAM 和 I/O 进行寻址。DPTR 分为高 8 位数据指针寄存器（DPH）和低 8 位数据指针寄存器（DPL），地址分别为 83H 和 82H。

2.3.3 布尔（位）处理器

在 MCS-51 单片机中，与字节处理器相对应，还特别设置了一个结构完整、功能极强的布尔（位）处理器。这是 MCS-51 单片机的突出优点之一，给面向控制的实际应用带来了极大的

方便。在布尔（位）处理器中，除程序状态字寄存器和 ALU 字节处理器合用外，还有自己如下的设置。

- 累加器 Cy：进位标志位。在布尔运算中，Cy 是数据源之一，又是运算结果的存放处，是位数据传送的中心。根据 Cy 的状态实现程序转移的指令有：JC rel, JNC rel 和 JBC rel。
- 位寻址的 RAM：RAM 区 20H~2FH 范围中的 0~128 位。
- 位寻址的寄存器：特殊功能寄存器（SFR）中的可以位寻址的位。
- 位寻址的并行 I/O 接口：并行 I/O 接口中的可以位寻址的位。
- 位操作指令：位操作指令可实现对位的置位、清零、取反、位状态判跳、传送、位逻辑运算和位输入/输出等操作。

2.4 存 储 器

MCS-51 单片机的存储器配置方式与一般微型计算机不同。一般微型计算机通常只有一个逻辑空间，可以随意安排 ROM 或 RAM。访问存储器时，同一地址对应唯一存储空间，可以是 ROM 也可以是 RAM，并用同类访问指令。而 MCS-51 单片机在物理结构上有 4 个存储空间：内部 ROM、外部 ROM、内部 RAM 和外部 RAM。但在逻辑上，即从用户使用的角度，MCS-51 单片机有 3 个存储空间：内、外部统一编址的 64KB ROM 地址空间（用 16 位地址）、256B 内部 RAM 地址空间（用 8 位地址）和 64KB 外部 RAM 地址空间。在访问这 3 个不同的逻辑空间时，应采用不同形式的指令以产生不同的存储空间选通信号。MCS-51 单片机存储器的结构如图 2-4 所示。

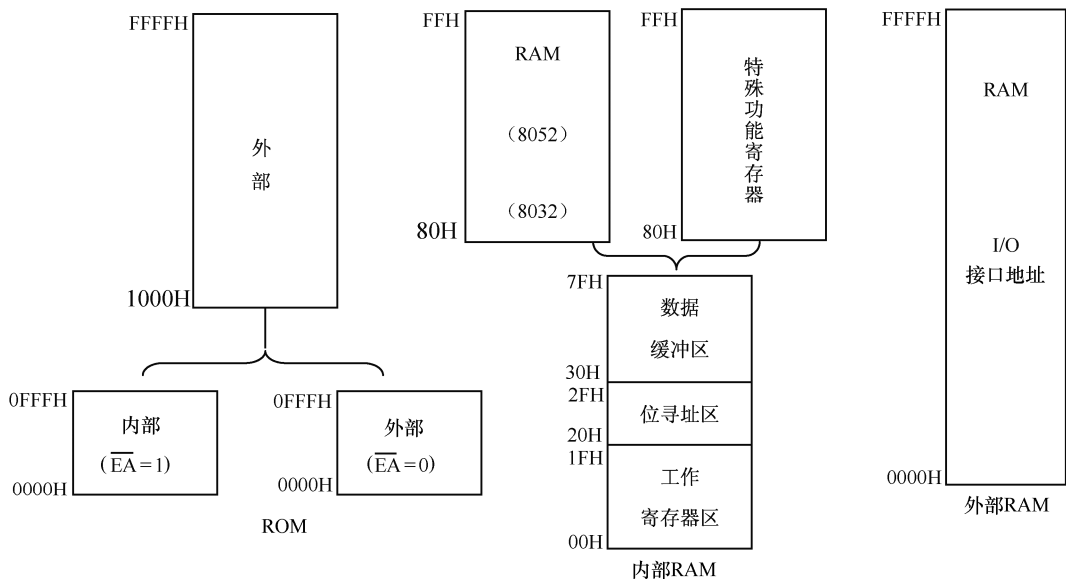


图 2-4 MCS-51 单片机存储器的结构

2.4.1 程序存储器（ROM）

ROM 用于存放编好的程序、常数和数据表格。80C51 有 4KB 内部 ROM，80C52 有 8KB 内部 ROM，二者外部地址线均为 16 位，最多可扩展 64KB ROM，内、外部统一编址。若 $\overline{EA}$ 端保持低电平，则所有取指令操作均在外部的 ROM 中进行，0000H 地址在外部。若 $\overline{EA}$ 端保持高电平，0000H 地址在内部，则所有取指令操作均在内部 ROM 中进行。

在 ROM 的开始部分，定义了一段具有特殊功能的地址段，用作程序起始和各种中断的入口，见表 2-3。

表 2-3 ROM 中特殊地址的功能

特 殊 地 址	功 能 说 明
0000H	单片机复位后，PC = 0000H，即程序从 0000H 开始执行指令
0003H	外部中断 0 ($\overline{\text{INT0}}$) 入口地址
000BH	定时/计数器 0 (T0) 中断入口地址
0013H	外部中断 1 ($\overline{\text{INT1}}$) 入口地址
001BH	定时/计数器 1 (T1) 中断入口地址
0023H	串行口中断入口地址
002BH	定时/计数器 2 (T2) 中断入口地址 (仅 MCS-52 子系列单片机有)

ROM 的 0000H 地址是单片机系统复位后的程序起始入口地址，使用时应在该地址中放置一条跳转指令，使程序无条件跳转到用户设计的主程序入口地址处。另外，通常在相应中断入口地址处放置一条跳转指令，使程序跳转到用户安排的中断程序的起始地址处。其他程序要避免开上述特殊地址。

2.4.2 数据存储器和（RAM）

RAM 用于存放中间运算结果、临时数据、标志位等。MCS-51 单片机的内部 RAM 包括通用 RAM 块和特殊功能寄存器（SFR）块。对于 80C51，前者占 128B，其编址为 00H~7FH，后者也占 128B，其编址为 80H~FFH，二者连续而不重叠。对于 80C52，前者有 256B，其编址为 00H~FFH，后者占 128B，其编址为 80H~FFH。后者与前者高 128B 的编址是重叠的，由于访问所用的指令不同，因此不会引起混乱。内部 RAM 的容量很小，常需要扩展外部 RAM。MCS-51 单片机有一个 16 位数据指针寄存器，可用于寻址 ROM 或 RAM 单元，寻址范围可达 64KB。故外部 RAM 的容量可达到与 ROM 一样，其编址自 0000H 开始，最大可至 FFFFH。下面分别介绍内部通用 RAM 和特殊功能寄存器。

1. 内部通用 RAM

内部通用 RAM 有工作寄存器区、位寻址区和数据缓冲区 3 个区域，见表 2-4。

表 2-4 内部通用 RAM 的结构

RAM 地址	D7	D6	D5	D4	D3	D2	D1	D0	区 域	
7FH~30H									数据缓冲区	内部通用 RAM
2FH	7F	7E	7D	7C	7B	7A	79	78		
2EH	77	76	75	74	73	72	71	70		
2DH	6F	6E	6D	6C	6B	6A	69	68		
2CH	67	66	65	64	63	62	61	60		
2BH	5F	5E	5D	5C	5B	5A	59	58		
2AH	57	56	55	54	53	52	51	50		
29H	4F	4E	4D	4C	4B	4A	49	48		
28H	47	46	45	44	43	42	41	40		
27H	3F	3E	3D	3C	3B	3A	39	38		

续表

RAM 地址	D7	D6	D5	D4	D3	D2	D1	D0	区 域
26H	37	36	35	34	33	32	31	30	
25H	2F	2E	2D	2C	2B	2A	29	28	
24H	27	26	25	24	23	22	21	20	
23H	1F	1E	1D	1C	1B	1A	19	18	
22H	17	16	15	14	13	12	11	10	
21H	0F	0E	0D	0C	0B	0A	09	08	
20H	07	06	05	04	03	02	01	00	
1FH~18H	寄存器 3 组								工作寄存器区
17H~10H	寄存器 2 组								
0FH~08H	寄存器 1 组								
07H~00H	寄存器 0 组								

1) 工作寄存器区

单片机的内部工作寄存器包含在内部 RAM 中。工作寄存器也称为通用寄存器，供用户编程时使用，用于临时存储 8 位数据信息。

工作寄存器使用内部 RAM 中地址为 00H~1FH 的 32 个单元，并分成 4 个工作寄存器组，每个组有 8 个工作寄存器，名称为 R0~R7。工作寄存器和 RAM 地址的对应关系见表 2-5。

表 2-5 工作寄存器和 RAM 地址的对应关系

RS1	RS0	寄 存 器 组	R0	R1	R2	R3	R4	R5	R6	R7
0	0	0 组	00H	01H	02H	03H	04H	05H	06H	07H
0	1	1 组	08H	09H	0AH	0BH	0CH	0DH	0EH	0FH
1	0	2 组	10H	11H	12H	13H	14H	15H	16H	17H
1	1	3 组	18H	19H	1AH	1BH	1CH	1DH	1EH	1FH

每个工作寄存器组都可被选为 CPU 的当前工作寄存器，用户可以通过改变程序状态字寄存器（PSW）中的 RS1 和 RS0 两位来任选一个寄存器组为当前工作寄存器。利用这一特点，可使 MCS-51 单片机实现快速保护现场功能，这有利于提高程序的效率和响应中断的速度。

2) 位寻址区

对于内部 RAM 中地址为 20H~2FH 的 16 个单元，CPU 不仅具有字节寻址功能，而且还具有位寻址功能。这 16 个单元共 128 位，每位都赋予一个位地址，位地址范围是 00H~7FH，见表 2-4。有了位地址，CPU 就可对其进行位寻址，对特定位进行处理、内容传送或位条件转移，给编程带来很大方便。

3) 数据缓冲区

30H~7FH 是数据缓冲区，即用户 RAM 区，共 80 个单元。由于工作寄存器区、位寻址区、数据缓冲区统一编址，使用同样的指令访问，这 3 个区的单元既有自己独特的功能，又可统一调度使用。因此，前两区未用的单元也可以用作一般的用户 RAM 单元，使容量较小的内部 RAM 得以充分利用。80C52 内部 RAM 有 256 个单元，前两个区的单元数和地址都与 MCS-51 子系列一致，而数据缓冲区有 208 个单元，地址范围是 30H~FFH。

4) 堆栈与堆栈指针

内部 RAM 的部分单元还可以用作堆栈。有一个 8 位的堆栈指针寄存器（SP），专用于指出

当前堆栈顶部是内部 RAM 的哪一个单元。当 MCS-51 单片机复位后，SP 的初值为 07H，也就是说，将从 08H 单元开始堆放信息。但 MCS-51 单片机的栈区不是固定的，只要通过软件改变 SP 的值便可更改栈区。为了避开工作寄存器区和位寻址区，SP 的初值可置为 2FH 或更大的地址值。

2. 特殊功能寄存器

特殊功能寄存器（Special Function Register, SFR）也称为专用功能寄存器，用于控制、管理单片机内部算术/逻辑单元、并行 I/O 接口、串行 I/O 接口、定时/计数器、中断系统等的工作，用户在编程时可以置数设定，但不能移作他用。特殊功能寄存器地址对照表见表 2-6。

表 2-6 特殊功能寄存器地址对照表

寄存器符号	寄存器名称	地 址	寄存器符号	寄存器名称	地 址
* B	B 寄存器	F0H	TH1	定时/计数器 1（高字节）	8DH
* ACC	累加器	E0H	TH0	定时/计数器 0（高字节）	8CH
* PSW	程序状态字寄存器	D0H	TL1	定时/计数器 1（低字节）	8BH
* IP	中断优先级控制寄存器	B8H	TL0	定时/计数器 0（低字节）	8AH
* P3	P3 口	B0H	TMOD	定时/计数器工作方式寄存器	89H
* IE	中断允许控制寄存器	A8H	* TCON	定时/计数器控制寄存器	88H
* P2	P2 口	A0H	PCON	电源控制寄存器	87H
SBUF	串行口数据缓冲寄存器	99H	DPH	数据指针寄存器（高字节）	83H
* SCON	串行口控制寄存器	98H	DPL	数据指针寄存器（低字节）	82H
* P1	P1 口	90H	SP	堆栈指针	81H
			* P0	P0 口	80H

注：标有*的既可以进行字节寻址，也可以进行位寻址。

1) 程序状态字寄存器（PSW）

PSW 是 8 位寄存器，用作程序运行状态的标志，字节地址为 D0H。可以进行位寻址。

2) 累加器（ACC）

ACC 是 8 位寄存器，常用于进行算术或逻辑操作的输入和运算结果的输出。在指令系统中累加器的助记符为 A，作为直接地址时助记符为 ACC。

3) 数据指针寄存器（DPTR）

由于 MCS-51 单片机可以外接 64KB RAM 和 I/O 接口电路，因此在控制器中设置了一个 16 位的专用地址指针寄存器。它主要用以存放 16 位地址，作为间接寻址寄存器使用。它可对外部存储器和 I/O 接口进行寻址，也可拆成高字节 DPH 和低字节 DPL 两个独立的 8 位寄存器，在 CPU 内分别占据 83H 和 82H 两个地址。

当对 64KB 外部 RAM 寻址时，DPTR 可作为间接寻址寄存器使用，可以使用以下两条指令：

- 从外部 RAM 取数 `MOVX A, @DPTR`
- 送数到外部 RAM `MOVX @DPTR, A`

4) B 寄存器

在乘法和除法运算中，用 B 寄存器暂存数据。乘法指令的两个操作数分别取自 A 和 B，结果存于 B 和 A 中，即 A 存低字节、B 存高字节。除法指令的被除数取自 A，除数取自 B，结果商存于 A 中，余数存于 B 中。在其他指令中，B 寄存器可作为 RAM 中的一个单元使用。B 寄存器的地址为 F0H。

5) 堆栈指针 (SP)

堆栈是一个特殊的存储区, 主要功能是暂时存放数据和地址, 通常用来保护断点和现场。它的特点是按照先进后出的原则存取数据, 这里的进与出是指进栈与出栈操作。

6) P0~P3 口

特殊功能寄存器 P0~P3 分别是 I/O 接口 P0~P3 的锁存器。

7) 定时/计数器 TL0, TH0, TL1, TH1

MCS-51 单片机中有两个 16 位的定时/计数器 T0 和 T1, 它们由 4 个 8 位寄存器 (TL0, TH0, TL1 和 TH1) 组成。两个 16 位定时/计数器是完全独立的, 可以单独对这 4 个寄存器寻址, 但不能把 T0 和 T1 当作 16 位寄存器使用。

8) 串行口数据缓冲寄存器 (SBUF)

SBUF 用来存放需要发送和接收的数据。它由两个独立的寄存器构成, 一个是发送缓冲寄存器, 一个是接收缓冲寄存器, 但寄存器名称统一为 SBUF。发送指令为 MOV SBUF, A, 使用发送缓冲寄存器。接收指令为 MOV A, SBUF, 使用接收缓冲寄存器。

9) 控制寄存器

控制寄存器有 5 种, 分别是用于中断控制的中断优先级控制寄存器 (IP) 和中断允许控制寄存器 (IE), 用于设置定时/计数器和串行口工作方式的定时/计数器控制寄存器 (TCON)、串行口控制寄存器 (SCON) 和电源控制寄存器 (PCON)。它们将在后续章节中详细介绍。

MCS-51 单片机中可直接位寻址的空间有 216 位。其中, 内部 RAM 的 20H~2FH 这 16 个单元具有 128 个位地址空间, 位地址为 00H~7FH; 另一部分位地址在特殊功能寄存器中, 这些特殊功能寄存器是一些能被 8 整除的字节单元, 地址为 80H~FFH 区间, 只用了 11 字节, 它们都可进行位寻址, 共计 88 位, 见表 2-7。

表 2-7 位地址空间

字节地址	特殊功能寄存器	位 地 址							
F0H	B	F7H	F6H	F5H	F4H	F3H	F2H	F1H	F0H
E0H	ACC	E7H	E6H	E5H	E4H	E3H	E2H	E1H	E0H
D0H	PSW	D7H	D6H	D5H	D4H	D3H	D2H	D1H	D0H
B8H	IP	BFH	BEH	BDH	BCH	BBH	BAH	B9H	B8H
B0H	P3	B7H	B6H	B5H	B4H	B3H	B2H	B1H	B0H
A8H	IE	AFH	AEH	ADH	ACH	ABH	AAH	A9H	A8H
A0H	P2	A7H	A6H	A5H	A4H	A3H	A2H	A1H	A0H
98H	SCON	9FH	9EH	9DH	9CH	9BH	9AH	99H	98H
90H	P1	97H	96H	95H	94H	93H	92H	91H	90H
88H	TCON	8FH	8EH	8DH	8CH	8BH	8AH	89H	88H
80H	P0	87H	86H	85H	84H	83H	82H	81H	80H
2FH		7FH	7EH	7DH	7CH	7BH	7AH	79H	78H
2EH		77H	76H	75H	74H	73H	72H	71H	70H
2DH		6FH	6EH	6DH	6CH	6BH	6AH	69H	68H
2CH		67H	66H	65H	64H	63H	62H	61H	60H
2BH		5FH	5EH	5DH	5CH	5BH	5AH	59H	58H
2AH		57H	56H	55H	54H	53H	52H	51H	50H
29H		4FH	4EH	4DH	4CH	4BH	4AH	49H	48H
28H		47H	46H	45H	44H	43H	42H	41H	40H

续表

字节地址	特殊功能寄存器	位 地 址							
27H		3FH	3EH	3DH	3CH	3BH	3AH	39H	38H
26H		37H	36H	35H	34H	33H	32H	31H	30H
25H		2FH	2EH	2DH	2CH	2BH	2AH	29H	28H
24H		27H	26H	25H	24H	23H	22H	21H	20H
23H		1FH	1EH	1DH	1CH	1BH	1AH	19H	18H
22H		17H	16H	15H	14H	13H	12H	11H	10H
21H		0FH	0EH	0DH	0CH	0BH	0AH	09H	08H
20H		07H	06H	05H	04H	03H	02H	01H	00H

尽管位地址和字节地址有重叠，读写位寻址空间时也采用 MOV 指令形式，但所有的位操作指令都以位地址为一个操作数，以进位位（Cy）为另一个操作数。

例如，读位地址 90H 的指令为：MOV C, 90H 或 MOV C, P1.0。

写位地址 90H 的指令为：MOV 90H, C 或 MOV P1.0, C。

2.5 并行 I/O 接口

单片机对外设进行数据操作时，外设的数据不能直接接到 CPU 的数据总线上，必须经过 I/O 接口。这是由于 CPU 的数据总线是 CPU 与存储器或外设进行数据传输的唯一公共通道。为了使数据总线的使用对象不产生使用总线的冲突，以及快速的 CPU 与慢速的外设在时间上协调，CPU 与外设之间必须有接口电路（简称接口或 I/O 接口）。接口的主要功能包括：缓冲与锁存数据、地址译码、信息格式转换、传递状态（外设状态）和发布命令等。

I/O 接口有并行 I/O 接口、串行 I/O 接口、定时/计数器接口、A/D 转换器接口、D/A 转换器接口等，根据外设的不同情况和要求选择不同的接口。本节介绍 MCS-51 单片机的内部并行 I/O 接口。

MCS-51 单片机内部有 P0, P1, P2, P3 共 4 个 8 位双向并行 I/O 接口，每个 I/O 接口可以按字节输入或输出，也可以按位进行输入或输出，4 个并行 I/O 接口共有 32 根口线，用作位控制十分方便。并行 I/O 接口具有如下特点。

(1) 4 个并行 I/O 接口都是双向的。P0 口为漏极开路驱动；P1, P2, P3 口均具有内部上拉电阻驱动，它们有时称为准双向口。

(2) 32 根口线都可用作输入或输出，还可进行位操作。

(3) 当并行 I/O 接口作为输入时，该口的锁存器必须先写入 1，这是一个重要条件。否则，该口不能写入正确数据。

(4) P0 口为三态双向口，能带 8 个 LS TTL 电路；P1, P2, P3 口为准双向口，负载能力为 4 个 LS TTL 电路。

P0~P3 口的内部结构大同小异，基本上都由数据锁存器、输入缓冲器和输出驱动电路、输出控制电路等组成。

2.5.1 P1 口

MCS-51 单片机的 P1 口只有一种功能，即通用 I/O 接口。P1 口每位的内部结构如图 2-5 所示。

1. 输出方式

当 CPU 执行写 P1 口的指令（如 MOV P1, #data）时，P1 口工作于输出方式，此时数据

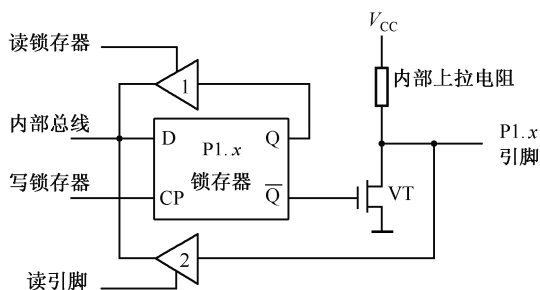


图 2-5 P1 口每位的内部结构

的读信号打开三态门 2，引脚 P1.x 上的数据经三态门 2 进入芯片的内部总线，并送到累加器 (ACC) 中，因此输入时无锁存功能。在执行输入操作时，如果锁存器原来寄存的数据 $Q=0$ ，那么由于 $\bar{Q}=1$ 将使 VT 导通，引脚被始终钳位在低电平上，不可能输入高电平。为此，在从接口读入数据前，必须用输出指令向接口写 1（如 MOV P1, #0FFH），以使 $Q=1$ ，使 VT 截止。正因为如此，P1 口称为准双向口。单片机复位后，P1 各口线的状态均为高电平，可直接用作输入。

80C52 的 P1 口中的 P1.0 与 P1.1 具有第二功能，除作为通用 I/O 接口外，P1.0 还作为定时/计数器 2 (T2) 的外部计数脉冲输入端，P1.1 还作为定时/计数器 2 的外部控制输入端 (T2EX)。P1 口输出时能驱动 4 个 LS TTL 负载。P1 口内部有上拉电阻，因此在输入时，即使由集电极开路电路或漏极开路电路驱动，也无须外接上拉电阻。

2.5.2 P2 口

MCS-51 单片机的 P2 口有两种用途：通用 I/O 接口和高 8 位地址总线。P2 口每位的内部结构如图 2-6 所示。

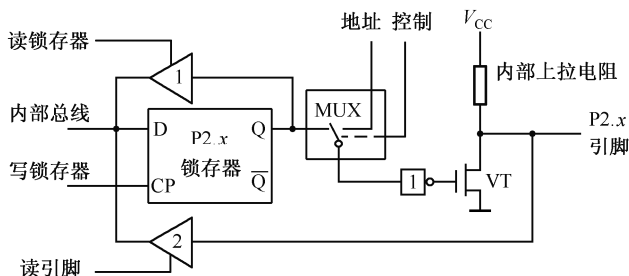


图 2-6 P2 口每位的内部结构

1. 地址总线状态

CPU 从外部 ROM 中取指令或者执行访问外部 RAM、外部 ROM 的指令时，模拟开关 (MUX) 切换至“地址”端，CPU 向 P2 口送出程序计数器 (PC) 的高 8 位地址或数据指针寄存器 (DPTR) 的高 8 位地址 (A8~A15)。在上述情况下，锁存器内容不受影响。当取指令或访问外部存储器结束后，模拟开关 (MUX) 切换至锁存器 Q 端，使输出驱动器与锁存器 Q 端相连，引脚上将恢复原来的数据。一般来说，如果系统扩展了外部 ROM，取指令的操作将连续不断，P2 口不断送出高 8 位地址，这时 P2 口就不应再作为通用 I/O 接口使用。如果系统仅仅扩展外部 RAM，情况应具体分析，当外部 RAM 容量不超过 256B 时，可以使用寄存器间接寻址方式的指令：

```
MOVX A, @Ri 或 MOVX @Ri, A
```

此时，Ri 寄存器提供的是 8 位地址，由 P0 口送出，不需要 P2 口，P2 口引脚原有的数据在访问外部 RAM 期间不受影响，故 P2 口仍可用作通用 I/O 接口。

当外部 RAM 容量较大需要由 P2 口和 P0 口送出 16 位地址时，P2 口不再用作通用 I/O 接口。

2. 通用 I/O 接口状态

当 P2 口作为准双向通用 I/O 接口使用时，其功能与 P1 口相同，工作方式、负载能力也相同。

2.5.3 P3 口

MCS-51 单片机的 P3 口是双功能口，除作为准双向通用 I/O 接口使用外，每根口线还具有第二功能。P3 口的各位若不设定为第二功能，则自动处于第一功能。在更多情况下，根据需要把几根口线设为第二功能，剩下的口线可作第一功能（I/O）使用，此时，宜采用位操作形式。P3 口每位的内部结构如图 2-7 所示。

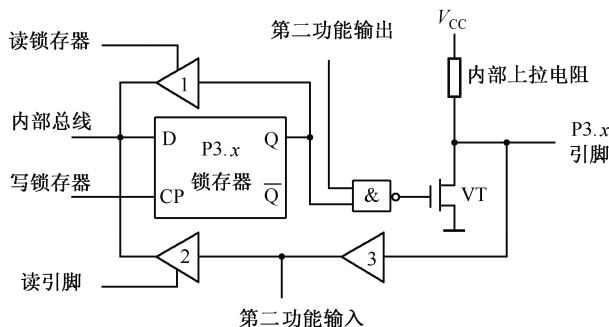


图 2-7 P3 口每位的内部结构

1. 通用 I/O 接口状态

P3 口用作准双向通用 I/O 接口时，其功能与 P1 口相同。

2. 第二功能状态

P3 口作为第二功能操作时，其锁存器 Q 端必须为高电平（可用输出指令向接口写 1，以使 Q = 1。单片机复位时，锁存器输出端为高电平），否则无法输入或输出第二功能信号。P3 口第二功能中的输入信号经三态门 2 输入，可直接进入内部总线。P3 口第二功能定义见表 2-8。

P3 口的每位都可独立地定义为第一功能（I/O）或第二功能使用。P3 的第二功能涉及串行口、外部中断、定时器，与特殊功能寄存器有关，它们的结构、功能等将在后面章节中进一步介绍。P3 口的地址为 B0H，对应 P3.0~P3.7 的位地址为 B0H~B7H。

表 2-8 P3 口第二功能定义

P3 口引脚	第二功能	注 释	P3 口引脚	第二功能	注 释
P3.0	RXD	串行输入	P3.4	T0	定时/计数器 0 外部输入
P3.1	TXD	串行输出	P3.5	T1	定时/计数器 1 外部输入
P3.2	$\overline{\text{INT0}}$	外部中断 0 输入	P3.6	$\overline{\text{WR}}$	外部 RAM 写信号
P3.3	$\overline{\text{INT1}}$	外部中断 1 输入	P3.7	$\overline{\text{RD}}$	外部 RAM 读信号

2.5.4 P0 口

MCS-51 单片机的 P0 口有两种功能：地址/数据分时复用总线和通用 I/O 接口。P0 口内部无

上拉电阻，作为 I/O 接口使用时，必须外接上拉电阻。P0 口每位的内部结构如图 2-8 所示。

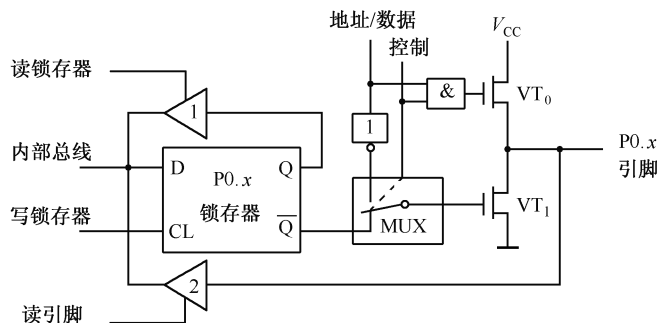


图 2-8 P0 口每位的内部结构

1. 地址/数据总线状态

当 P0 口作为地址/数据总线使用时，CPU 内部控制信号为 1，模拟开关（MUX）切换至“地址/数据”端，使反相器的输出端和 VT₁ 的栅极接通，此时 CPU 输出的地址或数据信号通过与门驱动 VT₀，同时通过反相器驱动 VT₁ 完成信息传送；数据输入时，通过三态门 2 进入内部总线。

2. 通用 I/O 接口状态

CPU 内部控制信号为 0 时封锁与门，使 VT₀ 截止，同时使 MUX 切换至锁存器反相输出端，使锁存器的 $\bar{Q}$ 与 VT₁ 的栅极接通。

当 CPU 向接口输出数据时，写脉冲加在锁存器的时钟端 CL 上，内部总线的数据经 $\bar{Q}$ 反相，再经 VT₁ 反相，P0 口的这一位引脚上出现正好和内部总线同相的数据。由于输出驱动级是漏极开路电路（因 VT₀ 截止），在作为 I/O 接口使用时，应外接 10k Ω 的上拉电阻。

当 CPU 从接口读数据时，接口中两个三态门用于读操作。三态门 2 用于读接口引脚的数据。当执行接口读指令时，读引脚脉冲打开三态门 2，于是接口引脚数据经三态门 2 送到内部总线。三态门 1 用于读取锁存器 Q 端的数据。当执行“读—修改—写”指令（即读接口信息，在内部加以运算修改后，再输出到该接口的某些指令，如 ANL P0, A）时，就是读锁存器 Q 的数据。这是为了避免错读引脚的电平信号。例如，用一根口线去驱动一个晶体管基极，当向口线写 1 时，晶体管导通，导通的 PN 结会把引脚的电平拉低，若接着读引脚数据，则会读为 0，而实际上原口线的数据为 1，因而采用读锁存器 Q 的值避免了错读。究竟是读引脚还是读锁存器，CPU 内部会自行判断是读引脚脉冲还是读锁存器脉冲，读者不必在意。

应注意的是，当作为输入接口使用时，应先对该口写入 1 以使 VT₁ 截止，再进行读操作，以防 VT₁ 处于导通状态而使引脚钳位到零，从而引起误读。

4 个并行 I/O 接口使用的注意事项归纳如下：

(1) 如果单片机内部有 ROM，则不需要扩展外部存储器和 I/O 接口，单片机的 4 个口均可作为 I/O 接口使用；

(2) 4 个口在作为输入口使用时，均应先对其写 1，以避免误读；

(3) P0 口作为 I/O 接口使用时，应外接 10k Ω 的上拉电阻，其他口可不必；

(4) P2 口的某些口线作为地址线使用时，剩下的口线不能作为 I/O 接口线使用；

(5) P3 口的某些口线作为第二功能使用时，剩下的口线可以单独作为 I/O 接口线使用。

2.5.5 并行 I/O 接口的应用

并行 I/O 接口是单片机用得最多的部分，可直接连接外部设备（需要注意电平的匹配）。现

以最简单的外部设备——开关和发光二极管为例说明并行 I/O 接口的应用设计。

【例 2-1】 设计一电路，监视某开关 S，用发光二极管（LED）显示开关状态。如果 S 闭合，则 LED 亮；如果 S 断开，则 LED 熄灭。电路如图 2-9 所示。

分析：开关 S 接在 P1.1 口线上，LED 接在 P1.0 口线上。当 S 断开时，P1.1 经上拉电阻至高电平（+5V），对应数字量为 1；当 S 闭合时，P1.1 为低电平（0V），对应数字量为 0。这样，就可以用 JB 指令对开关状态进行检测。LED 正偏时才能发光，所以按电路接法，当 P1.0 输出 1 时，LED 正偏而发光，当 P1.0 输出 0 时，LED 的两端电压为 0 而熄灭。

汇编语言程序代码如下：

```
CLR      P1.0          ;使 LED 灭
AGA:     SETB   P1.1     ;先对 P1.1 口写入 1，以便能正确写入 P1.1 口数据
        JB     P1.1, LIG ;判断 P1.1 口状态(0 或 1)，1 为 S 断开，转 LIG
        SETB   P1.0     ;S 闭合时，置位 P1.0，LED 亮
        SJMP   AGA      ;循环执行，方便反复调整开关状态，观察执行结果
LIG:     CLR    P1.0     ;S 断开时，P1.0 清零，LED 灭
        SJMP   AGA      ;循环执行，方便反复调整开关状态，观察执行结果
```

【例 2-2】 在如图 2-10 所示电路中，P1.4~P1.7 接 4 个 LED 管，P1.0~P1.3 接 4 个开关，编程实现将开关的状态反映到 LED 上。

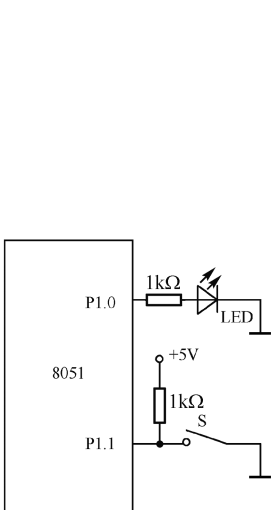


图 2-9 例 2-1 电路图

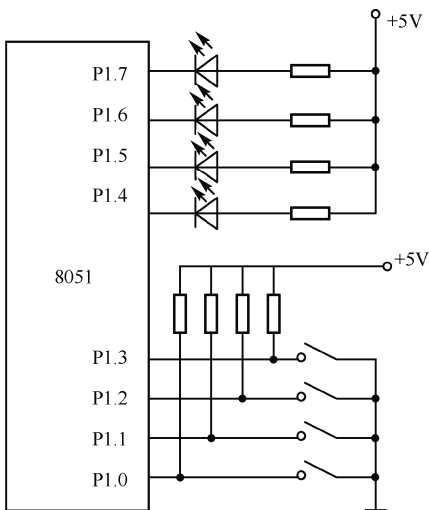


图 2-10 例 2-2 电路图

汇编语言程序代码如下：

```
ORG      0000H
MOV      P1, #0FFH ;高 4 位的 LED 全灭，低 4 位输入线送 1
ABC:     MOV      A, P1 ;读 P1 口引脚开关状态，并送入 A
        SWAP     A ;低 4 位开关状态换到高 4 位
        ANL      A, #0F0H ;保留高 4 位
        MOV      P1, A ;从 P1 口输出，驱动 4 位 LED
        ORL      P1, #0FH ;保持高 4 位不变，低 4 位送 1，准备再读开关
        SJMP     ABC ;循环执行，方便反复调整开关状态，观察执行结果
```

上述程序中每次读取开关状态之前，输入位都先置 1，保证了开关状态的正确写入。